

1-15-02 #4

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of:

Toyokazu SAKATA

U.S. Application No.: 09/736,159

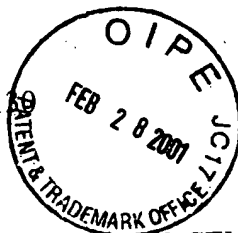
Filed: December 15, 2000

For: SEMICONDUCTOR DEVICE AND SEMICONDUCTOR DEVICE
MANUFACTURING METHOD

Group Art Unit: 2811

Examiner: TBA

Attorney Dkt. No.: 32011-168503



JC675 U.S. PTO
09/736140

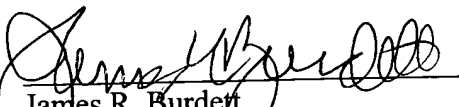
SUBMISSION OF PRIORITY DOCUMENT

Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

Submitted herewith is a certified copy of Japanese Application Nos. 356196/1999 and 345616/2000 upon which a claim to priority was made under 35 U.S.C. §119. The Examiner is respectfully requested to acknowledge receipt of said priority documents.

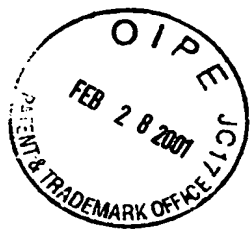
Respectfully submitted,


James R. Burdett
Registration No. 31,594

Venable
Post Office Box 34385
Washington, D.C. 20043-9998
Telephone: (202) 962-4800
Facsimile: (202) 962-8300

Date: February 28, 2001

JRB:lrh
#267985



PATENT OFFICE
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of the following application as filed with this Office.

Date of Application: November 13, 2000
Application Number: 2000-345616
Applicant(s): Oki Electric Industry Co., Ltd.

December 15, 2000

Commissioner,
Patent Office Kozo OIKAWA
(Official Seal)

Certificate No. 2000-3104671

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

JC675 U.S. PTO
09/736140



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年11月13日

出 願 番 号

Application Number:

特願2000-345616

出 願 人

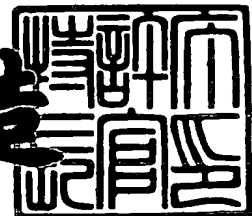
Applicant (s):

沖電気工業株式会社

2000年12月15日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3104671

【書類名】 特許願

【整理番号】 OH003612

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/768

【発明者】

【住所又は居所】 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社
社内

【氏名】 坂田 豊和

【発明者】

【住所又は居所】 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社
社内

【氏名】 乾 英規

【特許出願人】

【識別番号】 000000295

【氏名又は名称】 沖電気工業株式会社

【代理人】

【識別番号】 100085419

【弁理士】

【氏名又は名称】 大垣 孝

【先の出願に基づく優先権主張】

【出願番号】 平成11年特許願第356196号

【出願日】 平成11年12月15日

【手数料の表示】

【予納台帳番号】 012715

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

特 2 0 0 0 - 3 4 5 6 1 6

【包括委任状番号】 9001068

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置および半導体装置の製造方法

【特許請求の範囲】

【請求項 1】 下地と、該下地上に形成されかつホールを有する下層酸化膜と、該下層酸化膜上に設けられかつ前記ホールの直上に形成されたホールパターンを有する窒化膜パターンと、該窒化膜パターンを覆うように前記下層酸化膜上に設けられた上層酸化膜と、該上層酸化膜に設けられ、かつ前記ホールパターンを含む窒化膜パターンの一部が露出する配線溝と、該露出した窒化膜パターンの一部、前記ホールおよび前記配線溝を埋め込んでいる配線金属とを具えた半導体装置において、

前記窒化膜パターンは、その外形が前記配線溝の外側を囲むような形状および大きさに形成されており、かつ隣り合う窒化膜パターンとは離間していることを特徴とする半導体装置。

【請求項 2】 請求項 1 に記載の半導体装置において、

前記窒化膜パターンは、前記配線溝の $0.2 \sim 1.0 \mu\text{m}$ 外側を囲むような形状および大きさに形成されていることを特徴とする半導体装置。

【請求項 3】 下地と、該下地上に形成されかつホールを有する下層酸化膜と、該下層酸化膜上に設けられかつ前記ホールの直上に形成されたホールパターンを有する窒化膜パターンと、該窒化膜パターンを覆うように前記下層酸化膜上に設けられた上層酸化膜と、該上層酸化膜に設けられ、かつ前記ホールパターンを含む窒化膜パターンの一部が露出する配線溝と、該露出した窒化膜パターンの一部、前記ホールおよび前記配線溝を埋め込んでいる配線金属とを具えた半導体装置において、

前記窒化膜パターンの外形は前記配線溝の開口形状と実質的に同じであり、
前記配線溝の、前記上層酸化膜の上面の開口縁から前記窒化膜パターンの上面に至る内壁面がテーパ面である
ことを特徴とする半導体装置。

【請求項 4】 下地と、該下地上に形成された下層酸化膜と、該下層酸化膜

上に設けられた上層酸化膜と、前記下層酸化膜に設けられたホールと、前記上層酸化膜に設けられ前記ホールと連通する配線溝と、前記ホールおよび前記配線溝を埋め込んでいる配線金属とを具えている

ことを特徴とする半導体装置。

【請求項 5】 請求項 1～4 のうちのいずれか一項に記載の半導体装置において、

前記下地の上面の一部の領域が下層配線領域であり、前記ホールは下層配線領域に達して、該ホールの外側の前記下層配線領域上にのみ拡散防止膜が形成されている

ことを特徴とする半導体装置。

【請求項 6】 下地上に下層酸化膜を形成する工程と、該下層酸化膜上にホールパターンを有する窒化膜パターンを形成する工程と、該窒化膜パターンを覆うように前記下層酸化膜上に上層酸化膜を形成する工程と、該上層酸化膜を貫通して前記窒化膜パターンを露出する配線溝と、前記窒化膜パターンをマスクとして用いて前記下層酸化膜を貫通して前記下地の一部を露出するホールとをエッチング処理によって連続形成する工程と、前記ホールおよび前記配線溝に配線金属を埋め込む工程とを含む半導体装置の製造方法において、

前記窒化膜パターンを、当該窒化膜パターンの外形が前記配線溝を囲むような形状および大きさに形成する

ことを特徴とする半導体装置の製造方法。

【請求項 7】 請求項 6 に記載の半導体装置の製造方法において、

前記窒化膜パターンの外形を、前記配線溝より 0.2～1.0 μm 外側を囲むような形状および大きさの外形とする

ことを特徴とする半導体装置の製造方法。

【請求項 8】 下地上に下層酸化膜を形成する工程と、

該下層酸化膜の領域内に窒化膜パターン形成用溝を形成する工程と、

該窒化膜パターン形成用溝に窒化膜材料を埋め込んで、ホールパターンを有する窒化膜パターンを形成する工程と、

該窒化膜パターンを含む前記下層酸化膜上に上層酸化膜を形成する工程と、

該上層酸化膜を貫通して、前記ホールパターンを含む前記窒化膜パターンの一部の領域を露出する配線溝と、前記ホールパターン内の前記下層酸化膜を貫通し、前記下地の一部を露出するホールとを、エッチング処理によって連続形成する工程と、

前記ホール内、露出した窒化膜パターンの一部の領域上および前記配線溝内に配線金属を埋め込む工程とを含むことを特徴とする半導体装置の製造方法。

【請求項 9】 下地上に下層酸化膜を形成する工程と、

該下層酸化膜に、後に形成する配線溝と同じ開口形状を有する溝を形成する工程と、

該溝内を含む下層酸化膜上に窒化膜を形成する工程と、

該窒化膜をエッチングすることにより、前記溝の外側を囲むような形状および大きさで、かつ前記溝の略中心の位置にホールパターンを有する窒化膜パターンを形成する工程と、

該窒化膜パターンを含む前記下層酸化膜上に上層酸化膜を形成する工程と、

該上層酸化膜を貫通し、前記ホールパターンを含む前記窒化膜パターンの一部の領域を露出する配線溝と、前記ホールパターン内の前記下層酸化膜を貫通し、前記下地の一部を露出するホールとをエッチング処理によって連続形成する工程と、

前記ホール内、露出する窒化膜パターンの一部の領域上および前記配線溝内に配線金属を埋め込む工程とを含むことを特徴とする半導体装置の製造方法。

【請求項 10】 下地上に下層酸化膜を形成する工程と、

該下層酸化膜上の、後に形成される配線溝の外側を囲む領域に、ホールパターンを有する窒化膜パターンを形成する工程と、

該窒化膜パターンをマスクにして、該窒化膜パターンから露出する前記下層酸化膜の領域をエッチングすることにより、少なくとも前記ホールパターンから露出する下層酸化膜にサイドウォール形成用溝を形成する工程と、

前記サイドウォール形成用溝内および前記窒化膜パターン上にサイドウォール

用膜を形成する工程と、

該サイドウォール用膜に対して前記窒化膜パターンの表面を露出させるエッチングを行うことにより、前記サイドウォール形成用溝の側壁にサイドウォールを形成する工程と、

該サイドウォール上、該サイドウォールから露出する下層酸化膜上および前記窒化膜パターン上に上層酸化膜を形成する工程と、

該上層酸化膜を貫通し、前記ホールパターンを含む前記窒化膜パターンの一部の領域を露出する前記配線溝と、前記サイドウォールから露出する下層酸化膜を貫通し、前記下地の一部を露出するホールとを、エッチング処理によって連続形成する工程と、

前記ホール内、露出したサイドウォール上、露出した窒化膜パターンの一部の領域上および前記配線溝内に配線金属を埋め込む工程とを含むことを特徴とする半導体装置の製造方法。

【請求項 1 1】 下地上に下層酸化膜を形成する工程と、

該下層酸化膜に、後に形成する配線溝と同じ開口形状を有する溝を形成する工程と、

該溝内を含む下層酸化膜上にサイドウォール用膜を形成する工程と、

該サイドウォール用膜に対して前記下層酸化膜の表面を露出させるエッチングを行うことにより、溝の側壁にサイドウォールを形成する工程と、

該サイドウォール上、該サイドウォールから露出する溝内および該溝周辺の前記下層酸化膜の領域にわたって、ホールパターンを有する窒化膜パターンを形成する工程と、

該窒化膜パターン上を含む前記下層酸化膜上に上層酸化膜を形成する工程と、

該上層酸化膜を貫通して、前記ホールパターンを含む前記窒化膜パターンの一部の領域を露出する配線溝と、前記ホールパターン内の前記下層酸化膜を貫通し、前記下地の一部を露出するホールとをエッチング処理によって連続形成する工程と、

前記ホール内、露出した窒化膜パターンの一部の領域上および前記配線溝内に配線金属を埋め込む工程とを含む

ことを特徴とする半導体装置の製造方法。

【請求項 1 2】 下地上に下層酸化膜を形成する工程と、該下層酸化膜上にホールパターンを有する窒化膜パターンを形成する工程と、該窒化膜パターンを覆うように前記下層酸化膜上に上層酸化膜を形成する工程と、該上層酸化膜を貫通して前記窒化膜パターンの一部を露出する配線溝と、前記窒化膜パターンをマスクとして用いて前記下層酸化膜を貫通して前記下地の一部を露出するホールとをエッチング処理によって連続形成する工程と、前記ホールおよび前記配線溝に配線金属を埋め込む工程とを含む半導体装置の製造方法において、

前記窒化膜パターンの外形を、前記配線溝の開口形状と実質的に同じとし、

前記配線溝とホールとを連続形成するエッチング処理をドライエッチングとし、エッチングガス中に CH_2F_2 ガスを含有させてあることを特徴とする半導体装置の製造方法。

【請求項 1 3】 請求項 1 2 に記載の半導体装置の製造方法において、

前記配線溝とホールとを連続形成する工程後であって、前記配線金属を埋め込む工程前に、少なくとも前記配線溝から露出している窒化膜パターンの部分を、酸化膜に対する窒化膜のエッチング選択比が大きい条件でエッチング除去する工程を含む

ことを特徴とする半導体装置の製造方法。

【請求項 1 4】 請求項 1 3 に記載の半導体装置の製造方法において、

前記エッチング除去は、フッ素系ガスを用いたドライエッチングにより行われる

ことを特徴とする半導体装置の製造方法。

【請求項 1 5】 請求項 1 3 に記載の半導体装置の製造方法において、

前記エッチング除去は、ウェットエッチングにより行われる

ことを特徴とする半導体装置の製造方法。

【請求項 1 6】 請求項 6 ～ 1 5 のいずれか一項に記載の半導体装置の製造方法において、

前記下層酸化膜を形成する工程の前に、

前記下地上面に拡散防止膜を形成する工程と、

該拡散防止膜に対してパターニングを行い、前記下地の下層配線領域上にのみ拡散防止膜を残存させる工程とを含むことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、半導体装置の構造およびその製造方法、特に配線溝および配線間コンタクト用のホールに金属材料を同時に埋め込むデュアル・ダマシン・プロセスを用いた半導体装置の製造方法に関する。

【0002】

【従来の技術】

近年、LSI等の半導体装置の高速化が望まれ、装置は微細化する傾向にある。しかしながら、微細化によって高速化を図ろうとしても、配線遅延により高速化が阻まれている。この配線遅延の問題を解決するために、従来のAl配線の代わりに低抵抗のCu配線を用いることが提案されている。

【0003】

このCu配線を形成するにあたっては、Al配線の形成時に行われているドライエッチング処理を、Cu膜（または層）に対して行うことは困難である。このため、Cu配線は、絶縁膜に設けられた溝にCuを埋め込むダマシン工程で形成される。そして、配線用の溝および配線間コンタクト用のホールを同時に埋め込むデュアル・ダマシン・プロセスの出現によって、従来のドライエッチングを用いたAl配線の形成工程よりも工程数を減らすことができるようになり、このため、配線の製造コストを削減することができる。

【0004】

以下、このデュアル・ダマシン・プロセスを用いた一般的な半導体装置の製造方法の一部の工程について、図17～図20を参照して簡単に説明する。

【0005】

図17は、デュアル・ダマシン・プロセスを用いた従来の半導体装置の製造工程図であり、図17(E)は、図20のI-I線に沿って切った断面の切り口を示

している。図 2 0 は配線形成終了後の半導体装置の上から見た平面図である。また、図 1 8 は、ホール形成用のマスクの平面図であり、図 1 9 は配線パターン形成用のマスクの平面図である。

【 0 0 0 6 】

まず、S i 基板 1 0 0 上に下層酸化膜 1 0 2 を形成した後、この下層酸化膜 1 0 2 上に窒化膜 1 0 4 を形成する。次に、窒化膜 1 0 4 上にレジストを設けた後、図 1 8 のホール形成用のマスク 1 0 6 を用いてホトリソグラフィ処理を行う。マスク 1 0 6 には、ホール形状の窓 1 0 8 が設けられている。これにより、ホール形状に対応するレジストパターン 1 1 0 が形成される（図 1 7 (A)）。その後、このレジストパターン 1 1 0 をマスクとして用いて、窒化膜 1 0 4 を貫通するエッチングを行う。これにより、窒化膜 1 0 4 にホールパターン 1 1 2 が形成され、ホールパターン 1 1 2 からは下層酸化膜 1 0 2 が露出される（図 1 7 (B)）。次に、残存する窒化膜 1 0 4 x および露出している下層酸化膜 1 0 2 上に上層酸化膜 1 1 4 を設ける（図 1 7 (C)）。その後、上層酸化膜 1 1 4 上にレジストを設けた後、図 1 9 の配線パターン形成用のマスク 1 1 6 を用いたホトリソグラフィ処理を行う。このマスク 1 1 6 には、配線パターン（ラインパターンとも称する。）形状の窓 1 1 8 が設けられている。これにより、レジストパターン 1 2 0 が得られる。その後、このレジストパターン 1 2 0 をマスクとして用いて上層酸化膜 1 1 4 をエッチングする。そして、このエッチングに続いて、残存する窒化膜 1 0 4 x をマスクとして用いて、下層酸化膜 1 0 2 をエッチングする。これにより、下層酸化膜 1 0 2 を貫通し、S i 基板 1 0 0 の表面を露出させるコンタクトホール 1 2 2 が形成される。また、同時に、上層酸化膜 1 1 4 にラインパターン形状の配線用溝 1 2 4 を形成することができる（図 1 7 (D)）。その後、スパッタ法もしくはメッキ法を用いてコンタクトホール 1 2 2 内および配線用溝 1 2 4 内に配線金属 1 2 6 を埋め込む（図 1 7 (E) および図 2 0）。その後、CMP（化学的機械研磨）処理により、埋め込んだ金属 1 2 6 の表面を平坦にし、かつ上層酸化膜 1 1 4 の表面と実質的に同等の高さになるまで研磨を行う。これにより、配線間のコンタクトおよび配線を形成することができる。

【 0 0 0 7 】

【発明が解決しようとする課題】

しかしながら、下層酸化膜 1 0 2 に対するエッチングのマスクとして用いられた窒化膜 1 0 4 x は、一般的に誘電率が高く応力が大きい膜であることが知られている。このため、エッチング耐性を向上させるために窒化膜の膜厚を厚くしたり、または、半導体装置の製造工程の後工程で熱処理を行ったりすると、窒化膜にかかる応力が増加してしまう。これにより、窒化膜にクラックが発生したり、窒化膜に形成されたホールパターンが変形したりするという問題がある。また、窒化膜の膜厚が厚くなるのに伴って、配線遅延の原因となる配線間容量が増加してしまうという問題もある。

【0 0 0 8】

このため、窒化膜の応力を増加させない、もしくは応力を低減させることができ、配線間容量の増加を防ぐことのできる半導体装置の出現が望まれていた。また、製造中に窒化膜の応力の影響を回避できるような半導体装置の製造方法の出現が望まれていた。

【0 0 0 9】

【課題を解決するための手段】

このため、この発明の半導体装置によれば、下地と、この下地上に形成されかつホールを有する下層酸化膜と、この下層酸化膜上に設けられかつホールの直上に形成されたホールパターンを有する窒化膜パターンと、この窒化膜パターンを覆うように下層酸化膜上に設けられた上層酸化膜と、上層酸化膜に設けられ、かつホールパターンを含む窒化膜パターンの一部が露出する配線溝と、ホールおよび配線溝を埋め込んでいる配線とを具えた半導体装置であって、上記窒化膜パターンは、その外形が配線溝の外側を囲むような形状および大きさに形成されており、かつ隣り合う窒化膜パターンとは接触しないことを特徴とする。

【0 0 1 0】

これにより、この構成によれば、窒化膜パターンは、その外形が配線溝の底部の外側を囲むような形状および大きさに形成されている。そして、半導体装置の構成上、配線溝およびホールを有する構造が離間して複数設けられている場合に、窒化膜パターンは、隣り合う窒化膜パターン同士が接触しないような大きさお

よび形状となっている。すなわち、窒化膜パターンの外形は、1つの配線溝の底面の大きさよりも少し大きい程度の大きさであるため、下層酸化膜の全上面の大きさよりはずっと小さくなる。よって、窒化膜の応力を従来よりも低減でき、かつ配線間容量の小さい半導体装置が得られる。

【 0 0 1 1 】

【発明の実施の形態】

以下、図を参照してこの発明の実施の形態につき説明する。なお、各図は発明を理解できる程度に各構成成分の形状、大きさおよび配置関係を概略的に示してあるに過ぎず、したがってこの発明を図示例に限定するものではない。また、図において、図を分かり易くするために断面を示すハッチング（斜線）は一部分を除き省略してある。

【 0 0 1 2 】

＜第1の実施の形態＞

第1の実施の形態として、図1～3を参照して上記（1－1）～（1－5）工程を含むデュアル・ダマシン・プロセスを用いて半導体装置を製造する例につき説明する。

【 0 0 1 3 】

図1および図2は、この実施の形態の半導体装置の概略的な製造工程図であり、製造中の構造体の、配線間コンタクト用のホールおよび配線用の溝の両方を有する位置で切った断面の切り口で示してある。また、図3は、ホトリソグラフィで使用するマスクの概略的な構成図である。

【 0 0 1 4 】

まず、下地10上に下層酸化膜12を形成する（1－1工程）（図1（A））。

【 0 0 1 5 】

この例では、下地10としてのSi基板上にCVD法を用いて、下層酸化膜12であるSiO₂膜を500～800nmの厚さで形成する。

【 0 0 1 6 】

次に、下層酸化膜12上にホールパターン14を有する窒化膜パターン16を

形成する（１－２工程）（図１（Ａ）～図１（Ｂ））。

【 0 0 1 7 】

この例では、まず、 SiO_2 膜 1 2 上に CVD 法により、窒化膜 1 6 x として Si_3N_4 膜を 1 5 0 ～ 3 0 0 nm の厚さで形成する。その後、 Si_3N_4 膜 1 6 x 上にレジスト膜を設けて、通常行われるホトリソグラフィ技術を用いて窒化膜パターンに対応するレジストパターン 1 8 を形成する（図１（Ａ））。

【 0 0 1 8 】

このホトリソグラフィで使用されるマスク 2 0 の構成を図 3 に示す。このマスク 2 0 は、透明なマスク基板 2 1 と、このマスク基板 2 1 上に、後に設ける配線（ライン）の幅 $W1$ よりも 0. 2 ～ 1. 0 μm 大きい幅 $W2$ のラインパターン 2 2 と、配線間コンタクト用のホールパターン 2 4 とを有している。ラインパターン 2 2 は複数個あり、互いに平行に並んでいる。また、ホールパターン 2 4 も、所要の個数設けられている。この例では、配線幅 $W1$ を 0. 2 5 ～ 1. 0 μm とし、ホール径を 0. 1 ～ 0. 5 μm とする。なお、ホール径が配線幅 $W1$ よりも大きくなることはないようにする。

【 0 0 1 9 】

この例では、このマスク 2 0 を用いてレジスト膜をエッチングすることにより、窒化膜パターン形状に対応するレジストパターン 1 8 が形成される（図１（Ａ））。その後、このレジストパターン 1 8 をマスクとして用いて Si_3N_4 膜 1 6 x に対してエッチングを行うことにより、配線幅 $W1$ よりも 0. 2 ～ 1. 0 μm 大きく、 SiO_2 膜 1 2 の上面の大きさよりはずっと小さい、ホールパターン 1 4 を有する窒化膜パターン 1 6 が得られる（図１（Ｂ））。

【 0 0 2 0 】

次に、窒化膜パターン 1 6 を覆うように、下層酸化膜 1 2 上に上層酸化膜 2 6 を形成する（１－３工程）（図１（Ｃ））。

【 0 0 2 1 】

この例では、下層酸化膜 1 2 上に、上層酸化膜 2 6 として SiO_2 膜を CVD 法を用いて、5 0 0 ～ 8 0 0 nm の厚さに形成する（図１（Ｃ））。

【 0 0 2 2 】

次に、上層酸化膜 2 6 を貫通して窒化膜パターン 1 6 を露出する配線溝 2 8 と、窒化膜パターン 1 6 をマスクとして用いて下層酸化膜 1 2 を貫通して下地 1 0 の一部を露出するホール 3 0 とを、エッチング処理によって連続形成する（1 - 4 工程）（図 2（A）～図 2（B））。

【 0 0 2 3 】

この実施の形態では、まず、上層酸化膜（ SiO_2 膜）2 6 上にレジスト膜を形成した後、レジスト膜をパターニングして、配線溝パターンが窓 3 2 となるレジストパターン 3 4 を形成する。次に、レジストパターン 3 4 をマスクとして用いて、 $\text{C}_4\text{F}_8/\text{O}_2/\text{Ar}$ ガス系のガスによるドライエッチングによって、窓 3 2 から露出する上層酸化膜 2 6 をエッチングする。また、このドライエッチングは、中密度プラズマ（プラズマ密度が $10^{11} \sim 10^{12} \text{ cm}^{-3}$ ）を用いた異方性エッチングとする。上層酸化膜 2 6 のエッチングは、上層酸化膜 2 6 と下層酸化膜 1 2 との間に介在している窒化膜パターン 1 6 の表面が露出した時点で終了する（図 2（A））。これに続いて、上層酸化膜 2 6 の開口部の底面から露出している窒化膜パターン 1 6 をマスクとして、ホールパターン 1 4 から露出する下層酸化膜 1 2 をエッチングする。下層酸化膜 1 2 のエッチングは、ホールパターン 1 4 から Si 基板 1 0 の表面が露出した時点で終了する。これにより、配線溝 2 8 およびホール 3 0 が形成される（図 2（B））。

【 0 0 2 4 】

次に、ホール 3 0 内、露出した窒化膜パターン 1 6 の一部の領域上および配線溝 2 8 内に配線金属 3 6 を埋め込む（1 - 5 工程：デュアル・ダマシン・プロセス）（図 2（C））。

【 0 0 2 5 】

この例では、例えばバリアメタル層 3 5 を CVD 法によって、50 nm の厚さでホール 3 0 および溝 2 8 内に形成した後、続いてメッキ法によって Cu 3 6 を、ホール 3 0 および配線溝 2 8 内に埋め込む。また、バリアメタル層 3 5 によってホール 3 0 が埋め込まれてしまう場合には、配線溝 2 8 のみに Cu 3 6 を埋め込めばよいので、スパッタ法を用いて埋め込みを行っても良い。また、この例では、配線容量を低減する目的から配線金属 3 6 として Cu を用いたが、 Al 合金

をメタルとして用いて配線および配線間コンタクト部分を構成することもできる。

【 0 0 2 6 】

その後、Cu 3 6 を埋め込んだ部分をCMP処理することによって、配線間コンタクトおよびメタル配線を形成することができる（図 2（C））。

【 0 0 2 7 】

この結果、上述した説明から明らかなように、窒化膜パターン 1 6 は、配線溝 2 8 の開口部よりも 0. 2 ～ 1. 0 μ m 大きくしたサイズで形成されている。よって、窒化膜パターン 1 6 は、配線溝 2 8 およびホール 3 0 を形成するエッチングでは、従来と同様に、上層酸化膜 2 6 のエッチング終了後、ホールパターン 1 4 の内側以外の下層酸化膜 1 2 を露出させることなく、この下層酸化膜 1 2 を保護するエッチングマスクとしての役割を果たす。

【 0 0 2 8 】

また、窒化膜パターン 1 6 を下層酸化膜 1 2 上の必要な部分にだけ設けており、このため従来よりも窒化膜パターン 1 6 の大きさは小さい。よって、窒化膜パターン 1 6 の応力を従来よりも低減することができる。そして、これにより、応力に起因して窒化膜のクラックが発生したり、形成されたホールが変形したりするのを抑えることができる。

【 0 0 2 9 】

< 第 2 の実施の形態 >

第 2 の実施の形態として、図 4 および図 5 を参照して、第 1 の実施の形態とは異なる方法で、窒化膜パターンを形成する例につき説明する。

【 0 0 3 0 】

図 4 および図 5 は、この実施の形態の半導体装置の概略的な製造工程図であり、製造中の構造体の、配線間コンタクト用のホールおよび配線用の溝の両方を有する位置で切った断面の切り口で示してある。

【 0 0 3 1 】

以下、第 1 の実施の形態と相違する点につき説明し、第 1 の実施の形態と同様の点についてはその詳細な説明を省略する。

【 0 0 3 2 】

まず、下地 1 0 上に下層酸化膜 1 2 を形成する（ 2 - 1 工程）（図 4 （ A ））

【 0 0 3 3 】

この例では、第 1 の実施の形態と同様にして、 S i 基板 1 0 上に C V D 法を用いて S i O₂ 膜 1 2 を 5 0 0 ~ 8 0 0 n m の厚さで形成する。

【 0 0 3 4 】

次に、下層酸化膜 1 2 の領域内に窒化膜パターン形成用溝 4 2 を形成する（ 2 - 2 工程）（図 4 （ A ） ~ 図 4 （ B ））。

【 0 0 3 5 】

この例では、まず、 S i O₂ 膜 1 2 上にレジスト膜を形成する。その後、図 3 のマスクの反転マスクを用いて、ホトリソグラフィによってレジストパターン 4 4 を形成する（図 4 （ A ））。これにより得られるレジストパターン 4 4 は、配線幅 W1 より 0 . 2 ~ 1 . 0 μ m 大きい幅を有するライン形状の窓 4 6 と、この窓 4 6 内に形成されたホール形状の島 4 8 とを有している。このレジストパターン 4 4 は、次のようにしても形成できる。すなわち、 S i O₂ 膜 1 2 上にネガ型レジストを設けて、図 3 と同様のマスク 2 0 を用いてホトリソグラフィを行ってもよい（図 4 （ A ））。

【 0 0 3 6 】

次に、このレジストパターン 4 4 をマスクとして用いて、 S i O₂ 膜 1 2 に対してエッチングを行い、 1 0 0 ~ 3 0 0 n m の深さの窒化膜パターン形成用溝 4 2 を形成する。このエッチングにより、窒化膜パターン形成用溝 4 2 内には、すなわちこの溝 4 2 に囲まれて、ホールパターン形状の島 4 0 が残存形成される（図 4 （ B ））。

【 0 0 3 7 】

次に、窒化膜パターン形成用溝 4 2 に窒化膜材料を埋め込んでホールパターン 5 0 x を有する窒化膜パターン 5 0 を形成する（ 2 - 3 工程）（図 4 （ C ））。

【 0 0 3 8 】

この実施の形態では、まず、窒化膜材料を窒化膜パターン形成用溝 4 2 に埋め

込む。この後、この窒化膜材料に対してCMP処理を行う。これにより、溝42内に、ホールパターン50xを有し、配線幅W1よりも0.2~1.0 μ m大きい窒化膜パターン50が形成される(図4(C))。

【0039】

次に、窒化膜パターン50を含む下層酸化膜12上に上層酸化膜26を形成する(2-4工程)(図5(A))。

【0040】

この例では、下層酸化膜(SiO₂膜)12上に上層酸化膜26としてSiO₂膜をCVD法を用いて500~800nmの厚さに形成する(図5(A))。

【0041】

次に、上層酸化膜26を貫通して、ホールパターン50xを含む窒化膜パターン50の一部の領域を露出する配線溝28と、ホールパターン50x内の下層酸化膜12を貫通し、下地10の一部を露出するホール30とを、同一のエッチング処理によって連続形成する(2-5工程)(図5(B))。

【0042】

次に、ホール30内、露出する窒化膜パターン50の一部の領域上および配線溝28内に配線金属36を埋め込む(2-6)(図5(C))。

【0043】

この例では、第1の実施の形態と同様にして、上層酸化膜26上に配線溝パターン形状の窓32を有するレジストパターン34を形成した後、このレジストパターン34をマスクとして用いてドライエッチングを行う(図5(B))。そして、このドライエッチングによって形成されたホール30および配線溝28内にバリアメタル層35をCVD法によって形成した後、続いてこの配線溝28およびホール30に配線金属36としてのCuをメッキ法によって埋め込む。その後、配線溝から露出するCu36の表面をCMP処理することによって、Cu36の表面の高さを上層酸化膜26の上面の高さに揃えることができる。そして、以上の工程を経ることにより、配線間コンタクトおよびメタル配線を形成することができる(図5(C))。

【0044】

この結果、上述した説明から明らかなように、第 1 の実施の形態と同様に、窒化膜パターン 5 0 を、パターンの外形が配線溝 2 8 を囲むような大きさに形成している。より詳しくは、配線溝の開口径 $W1$ よりも $0.2 \sim 1.0 \mu m$ 大きくしたサイズで形成している。よって、窒化膜パターン 5 0 は、配線溝 2 8 およびホール 3 0 を形成するエッチングでは、上層酸化膜 2 6 のエッチング終了後、ホールパターン 5 0 x 内以外の下層酸化膜 1 2 を露出させることなく、従来と同様にこの下層酸化膜 1 2 を保護するエッチングマスクとしての役割を果たす。

【 0 0 4 5 】

また、この実施の形態のように、窒化膜パターン 5 0 を下層酸化膜 1 2 上の必要な部分にだけ設けているので、窒化膜パターンの大きさを従来よりも小さくすることができる。したがって、窒化膜パターン 5 0 の応力を従来よりも低減することができる。そして、これにより、応力に起因して窒化膜にクラックが発生したり、形成されたホールが変形したりするのを抑えることができる。

【 0 0 4 6 】

< 第 3 の実施の形態 >

第 3 の実施の形態として、図 6 および図 7 を参照して、第 1 および第 2 の実施の形態とは異なる方法で窒化膜パターンを形成する例につき説明する。

【 0 0 4 7 】

図 6 および図 7 は、この実施の形態の半導体装置の概略的な製造工程図であり、製造中の構造体の、配線間コンタクト用のホールおよび配線用の溝の両方を有する位置で切った断面の切り口で示してある。

【 0 0 4 8 】

以下、第 1 および第 2 の実施の形態と相違する点につき説明し、同様の点についてはその詳細な説明を省略する。

【 0 0 4 9 】

まず、下地 1 0 上に下層酸化膜 1 2 を形成する（3 - 1 工程）（図 6（A））。

【 0 0 5 0 】

この例では、第 1 および第 2 の実施の形態と同様にして、S i 基板 1 0 上に C

VD法を用いて、 SiO_2 膜12を500～800nmの厚さに形成する。

【0051】

次に、下層酸化膜12に、後に形成する配線溝と同じ開口形状を有する溝52を形成する（3-2工程）（図6（B））。

【0052】

この例では、まず、 SiO_2 膜12上にレジスト膜を形成する。その後、後に形成する配線溝と同じ形状および大きさの窓パターンを有するマスクを用いて、このレジスト膜に対してホトリソグラフィを行って、レジストパターン54を形成する（図6（A））。次に、このレジストパターン54をマスクとして用いて SiO_2 膜12に対してエッチングを行い、100～300nmの深さの溝52を形成する（図6（B））。

【0053】

次に、溝52内を含む下層酸化膜12上に窒化膜56xを形成する（3-3工程）（図6（C））。

【0054】

この例では、窒化膜56xとして Si_3N_4 膜を、溝52を含む下層酸化膜12上に、150～300nmの厚さで形成する。

【0055】

次に、窒化膜56xを、溝52を囲むような形状および大きさで、かつ溝52の略中心の位置にホールパターンが形成されるようにエッチングする。これにより、ホールパターン64を有する窒化膜パターン56を形成する（3-4工程）（図6（C）～図6（D））。

【0056】

この例では、第1の実施の形態と同様にして、窒化膜56x上にレジスト膜を設け、図3と同様のマスクを用いてホトリソグラフィ処理を行う。これにより、窒化膜パターン形状に対応するレジストパターン58が得られる。レジストパターン58は、後に設ける配線の幅W1よりも0.2～1.0 μm 大きい幅W2のラインパターン60を有し、かつ配線間コンタクト用のホールパターン62を有している（図6（C））。

【 0 0 5 7 】

その後、レジストパターン 5 8 をマスクとして用いて、 Si_3N_4 膜 5 6 x に対してエッチングを行うことにより、窒化膜パターン 5 6 が得られる（図 6（D））。このようにして得られた窒化膜パターン 5 6 は、ホールパターン 6 4 を有し、かつ窒化膜パターン 5 6 の下に形成されている溝 5 2 の段差に起因して部分的に厚く形成される。すなわち、下層酸化膜 1 2 に形成した溝 5 2 の側壁面周辺の（窒化膜パターンの）部分 5 6 a の厚さは、溝 5 2 の底面上の（窒化膜パターンの）部分 5 6 b の厚さよりも厚い。

【 0 0 5 8 】

次に、窒化膜パターン 5 6 を含む下層酸化膜 1 2 上に上層酸化膜 2 6 を形成する（3-5 工程）（図 7（A））。

【 0 0 5 9 】

この実施の形態では、下層酸化膜（ SiO_2 膜）1 2 上に上層酸化膜 2 6 として SiO_2 膜を CVD 法を用いて 5 0 0 ~ 8 0 0 nm の厚さに形成する。

【 0 0 6 0 】

次に、上層酸化膜 2 6 を貫通して窒化膜パターン 5 6 のホールパターン 6 4 を含む一部の領域を露出する配線溝 2 8 と、ホールパターン 6 4 内の下層酸化膜 1 2 を貫通し、下地 1 0 の一部を露出するホール 3 0 とを同一のエッチング処理によって形成する（3-6 工程）（図 7（A）～図 7（B））。

【 0 0 6 1 】

このため、この例では、第 1 および第 2 の実施の形態と同様にして、上層酸化膜 2 6 上に配線溝パターン形状の窓 3 2 を有するレジストパターン 3 4 を形成した後（図 7（A））、このレジストパターン 3 4 をマスクとして用いてドライエッチングを行う。

【 0 0 6 2 】

このエッチングにより、まず上層酸化膜 2 6 がエッチングされるが、形成される配線溝 2 8 の側壁面周辺は、溝 2 8 の中央部分に比べてエッチングレートが高い。このため、上層酸化膜 2 6 のエッチングが終了した時点で、形成された配線溝 2 8 の側壁側の底面は過剰にエッチングされる。また、上層酸化膜 2 6 のエ

チングは、窒化膜パターン 5 6 がストッパとして働いて終了している。この例では、窒化膜パターン 5 6 を、配線溝 2 8 の底面上の部分（中央付近）5 6 b よりも側壁面周辺の部分 5 6 a を厚く形成することができる。よって、過剰なエッチングが行われても、窒化膜パターンの領域 5 6 a の下側の下層酸化膜 1 2 を保護することができる。また、過剰なエッチングとなる領域だけに部分的に厚い窒化膜パターン 5 6 を設けているので、窒化膜パターン 5 6 全体の厚さを厚くしないで済む。よって、製造後の半導体装置の配線間容量を増大させるおそれはない（図 7（B））。

【 0 0 6 3 】

次に、ホール 3 0、露出した窒化膜パターン 5 6 の一部の領域上および配線溝 2 8 内に配線金属 3 6 を埋め込む（3 - 7 工程）（図 7（C））。

【 0 0 6 4 】

この例では、ドライエッチングによって形成された配線溝 2 8 およびホール 3 0 にバリア金属層 3 5 を C V D 法によって形成した後、続いてこの配線溝 2 8 およびホール 3 0 に配線金属 3 6 としての C u をメッキ法によって埋め込む。その後、C u 3 6 を埋め込んだ部分を C M P 処理することによって、上層酸化膜 2 6 および C u 3 6 の露出した表面を平坦面にして、配線間コンタクトおよびメタル配線を形成することができる（図 7（C））。

【 0 0 6 5 】

この結果、第 1 および第 2 の実施の形態と同様に、この実施の形態においても、窒化膜パターン 5 6 を配線溝 2 8 よりも 0. 2 ~ 1. 0 μ m 大きくしたサイズで形成しているので、配線溝 2 8 およびホール 3 0 を形成するエッチングでは、上層酸化膜 2 6 のエッチング終了後、ホールパターン 6 4 内以外の下層酸化膜 1 2 を露出させることなく、従来と同様に、この下層酸化膜 1 2 を保護するエッチングマスクとしての役割を果たす。

【 0 0 6 6 】

また、この実施の形態のように、窒化膜パターン 5 6 を下層酸化膜 1 2 上の必要な部分にだけ設ける。これにより、従来よりも窒化膜パターンの大きさを小さくすることができる。したがって、窒化膜パターン 5 6 の応力を従来よりも低減

することができる。そして、これにより、応力に起因して窒化膜のクラックが発生したり、形成されたホールが変形したりするのを抑えることができる。

【 0 0 6 7 】

＜第 4 の実施の形態＞

第 4 の実施の形態として、図 8 および図 9 を参照して、窒化膜パターンの端部にサイドウォールを形成する例につき説明する。

【 0 0 6 8 】

図 8 および図 9 は、この実施の形態の半導体装置の概略的な製造工程図であり、製造中の構造体の、配線間コンタクト用のホールおよび配線用の溝の両方を有する位置で切った断面の切り口で示してある。

【 0 0 6 9 】

以下、第 1 ～第 3 の実施の形態と相違する点につき説明し、同様の点についてはその詳細な説明を省略する。

【 0 0 7 0 】

まず、下地 1 0 上に下層酸化膜 1 2 を形成する（4 - 1 工程）（図 8（A））

【 0 0 7 1 】

この例では、第 1 ～第 3 の実施の形態と同様にして、S i 基板 1 0 上に、C V D 法を用いて S i O₂ 膜 1 2 を 5 0 0 ～ 8 0 0 n m の厚さに形成する。

【 0 0 7 2 】

次に、下層酸化膜 1 2 上の、後に形成する配線溝の外側を囲む領域に、ホールパターン 1 4 を有する窒化膜パターン 1 6 を形成する（4 - 2 工程）（図 8（A）～（図 8（B）））。

【 0 0 7 3 】

この例では、第 1 の実施の形態と同様に、S i O₂ 膜 1 2 上に C V D 法により、窒化膜 1 6 x として S i₃N₄ 膜を 1 5 0 ～ 3 0 0 n m の厚さに形成する。その後、S i₃N₄ 膜 1 6 x 上にレジスト膜を設けて、ホトリソグラフィ技術を用いて窒化膜パターンに対応するレジストパターン 1 8 を形成する（図 8（A））。その後、レジスト膜パターン 1 8 をマスクとして用いて S i₃N₄ 膜 1 6 x をエッチ

ングすることによって、窒化膜パターン 1 6 を形成する。この実施の形態では、窒化膜パターン 1 6 を、後工程で設ける配線の幅 $W1$ よりも、 $0.2 \sim 1.0 \mu\text{m}$ 大きい幅 $W2$ のラインパターン 1 6 a と、このラインパターン 1 6 a 内に形成された配線間コンタクト用のホールパターン 1 4 とで構成されているものとする。

【 0 0 7 4 】

次に、窒化膜パターン 1 6 をマスクにして、窒化膜パターン 1 6 から露出する下層酸化膜 1 2 の領域を、この領域の表面からこの下層酸化膜 1 2 の厚み方向の一部分にわたってエッチングすることにより、少なくともホールパターンから露出する下層酸化膜にサイドウォール形成用溝を形成する（4-3 工程）（図 8（B））。

【 0 0 7 5 】

この例では、窒化膜パターン 1 6 をマスクとして、ドライエッチングにより、下層酸化膜 1 2 の露出部分を $100 \sim 300 \text{ nm}$ の深さにエッチングして、サイドウォール形成用溝 6 8 を形成する。なお、溝 6 8 の深さが 100 nm よりも浅くなると、エッチング制御が困難となる。また、後に形成されるサイドウォールの高さが低くなるために、エッチングストッパとしての効果が不十分となってしまう。この点を考慮すると、溝 6 8 の深さは $100 \sim 300 \text{ nm}$ であるのが好ましい。サイドウォール形成用溝 6 8 は、窒化膜パターン 1 6 に設けられたホールパターン 1 4 の内側の下層酸化膜の領域 6 6 y に形成される。また、このエッチングにより、窒化膜パターン 1 6 の外郭から外側の下層酸化膜の領域 6 6 x と窒化膜パターン 1 6 の上面との間に段差 6 9 が形成される（図 8（B））。

【 0 0 7 6 】

次に、サイドウォール形成用溝 6 8 内および窒化膜パターン 1 6 上にサイドウォール用膜 7 0 を形成する（4-4 工程）（図 8（C））。

【 0 0 7 7 】

この例では、サイドウォール形成用溝 6 8 内、段差 6 9 上、窒化膜パターン 1 6 上および露出する下層酸化膜 1 2 上に、CVD 法によって、サイドウォール用膜 7 0 としてのポリシリコン膜を、 $100 \sim 300 \text{ nm}$ の厚さに形成する（図 8

(C))。

【 0 0 7 8 】

次に、サイドウォール用膜 7 0 に対して、窒化膜パターン 1 6 の表面を露出させるエッチングを行うことにより、サイドウォール形成用溝 6 8 の側壁にサイドウォール 7 2 を形成する (4 - 5 工程) (図 8 (D))。

【 0 0 7 9 】

ここでは、ポリシリコン膜 7 0 に対して窒化膜パターン 1 6 の表面が露出するまで、 Cl_2 ガス (塩素ガス) を用いた異方性のドライエッチングを行う。これにより、下層酸化膜 1 2 に形成されたサイドウォール形成用溝 6 8 の側壁に、ポリシリコン膜のサイドウォール 7 2 が形成される。また、このドライエッチングにより段差 6 9 にもサイドウォール 7 3 が形成される (図 8 (D))。

【 0 0 8 0 】

次に、サイドウォール 7 2 および 7 3 上、サイドウォール 7 2 および 7 3 から露出する下層酸化膜 1 2 上および窒化膜パターン 1 6 上にわたって上層酸化膜 2 6 を形成する (4 - 6 工程) (図 9 (A))。

【 0 0 8 1 】

この例では、サイドウォール 7 2 および 7 3 上、サイドウォール 7 2 および 7 3 から露出する下層酸化膜 1 2 上および窒化膜パターン 1 6 上に、上層酸化膜 2 6 として SiO_2 膜を 5 0 0 ~ 8 0 0 nm の厚さに形成する (図 9 (A))。この上層酸化膜 2 6 の形成は C V D 法により行う。

【 0 0 8 2 】

次に、上層酸化膜 2 6 を貫通し、かつホールパターン 1 4 を含む窒化膜パターン 1 6 の一部の領域を露出する配線溝 2 8 と、サイドウォール 7 2 から露出する下層酸化膜 1 2 を貫通し、かつ下地 1 0 の一部を露出するホール 3 0 とを同一のエッチング処理によって続けて形成する (4 - 7 工程) (図 9 (B))。

【 0 0 8 3 】

この例では、第 1 ~ 第 3 の実施の形態と同様にして、上層酸化膜 2 6 上にレジスト膜を形成した後、このレジスト膜をパターンニングして、配線溝パターンが窓 3 2 となるレジストパターン 3 4 を形成する。その後、このレジストパターン 3

4 をマスクとして用いてドライエッチングを行うことにより、まず、上層酸化膜 2 6 に配線溝 2 8 が形成される。配線溝 2 8 の底面には窒化膜パターン 1 6 が露出している。これに続いて、窒化膜パターン 1 6 とホールパターン 1 4 内に形成されたサイドウォール 7 2 をマスクとして用いて、サイドウォール 7 2 から露出する下層酸化膜 1 2 を、S i 基板 1 0 が露出するまでエッチングする。これにより、配線溝 2 8 と配線間コンタクト用のホール 3 0 が形成される（図 9（B））。

【 0 0 8 4 】

次に、ホール 3 0 内、露出したサイドウォール 7 2 上、露出した窒化膜パターン 1 6 の一部の領域上および配線溝 2 8 内に配線金属 3 6 を埋め込む（4 - 8 工程）（図 9（C））。

【 0 0 8 5 】

この例では、第 1 ～第 3 の実施の形態と同様にして、配線溝 2 8 およびホール 3 0 にバリアメタル層 3 5 を C V D 法によって形成した後、この配線溝 2 8 およびホール 3 0 に、配線金属 3 6 としての C u を、メッキ法によって埋め込む。その後、C u 3 6 を埋め込んだ部分を C M P 処理することによって、上層酸化膜 2 6 および C u 3 6 の露出した表面を平坦面にして、配線間コンタクトおよびメタル配線を形成することができる（図 9（C））。

【 0 0 8 6 】

この結果、第 1 ～第 3 の実施の形態と同様に、この実施の形態においても、窒化膜パターン 1 6 を、パターン 1 6 の外形が配線溝 2 8 の開口径 W1 よりも 0. 2 ～ 1. 0 μ m 大きくなるようなサイズで形成しているので、配線溝 2 8 およびホール 3 0 を形成するエッチングでは、上層酸化膜 2 6 のエッチング終了後、ホールパターン 1 4 内以外の下層酸化膜 1 2 を露出させることなく、この下層酸化膜 1 2 を保護するエッチングマスクとしての役割を果たす。

【 0 0 8 7 】

また、この実施の形態では、窒化膜パターン 1 6 を下層酸化膜 1 2 上の必要な部分にだけ設けている。このため、窒化膜パターンを従来よりも小さく形成することができる。よって、窒化膜パターン 1 6 の応力を従来よりも低減することができる。

できる。そして、これにより、応力に起因して窒化膜のクラックが発生したり、形成されたホールが変形したりするのを抑えることができる。

【 0 0 8 8 】

また、この実施の形態においては、特に下層酸化膜 1 2 のエッチングの際、マスクとなる窒化膜パターン 1 6 のエッチング耐性が低くなるホールパターン 1 4 の端部（開口縁部分）周辺の下層酸化膜 1 2 の構造に工夫をしてある。すなわち、窒化膜パターン 1 6 を形成した直後に、この窒化膜パターン 1 6 をマスクとして、予め下層酸化膜 1 2 のホール形成予定領域にサイドウォール形成用溝 6 8 を形成しておく（図 8（B）参照）。そして、このサイドウォール形成用溝 6 8 に、窒化膜に対してよりも、 SiO_2 膜に対するエッチング選択比が高いポリシリコン膜でサイドウォール 7 2 を形成している（図 8（D）参照）。このため、ホール 3 0 を形成する時の下層酸化膜 1 2 のエッチングでは、サイドウォール 7 2 がマスクとなり、サイドウォール 7 2 から露出している下層酸化膜 1 2 の領域がエッチングされる。このため、窒化膜パターン 1 6 の端部が過剰にエッチングされるおそれはない。また、例えば、窒化膜パターン 1 6 のホールパターン 1 4 のホール径を、ホトリソグラフィで形成できる限界の小さい径として設けた場合、この径よりもさらに小さい径のホールを形成することができる。

【 0 0 8 9 】

< 第 5 の実施の形態 >

第 5 の実施の形態として、図 1 0 および図 1 1 を参照して、第 4 の実施の形態とは異なる、サイドウォールを利用した窒化膜パターンの形成例につき説明する。

【 0 0 9 0 】

図 1 0 および図 1 1 は、この実施の形態の半導体装置の概略的な製造工程図であり、製造中の構造体の、配線間コンタクト用のホールおよび配線用の溝の両方を有する位置で切った断面の切り口で示してある。

【 0 0 9 1 】

以下、第 1 ～第 4 の実施の形態と相違する点につき説明し、同様の点についてはその詳細な説明を省略する。

【 0 0 9 2 】

まず、下地 1 0 上に下層酸化膜 1 2 を形成する（5 - 1 工程）（図 1 0 （A））。

【 0 0 9 3 】

この例では、第 1 ～第 4 の実施の形態と同様にして、S i 基板 1 0 上に C V D 法を用いて S i O₂ 膜 1 2 を 5 0 0 ～ 8 0 0 n m の厚さに形成する。

【 0 0 9 4 】

次に、下層酸化膜 1 2 に、後に形成する配線溝と同じ開口形状を有する溝 5 2 を形成する（5 - 2 工程）（図 1 0 （A））。

【 0 0 9 5 】

この例では、第 3 の実施の形態と同様にして、後に設ける配線溝と同じ形状および大きさ（開口径）の溝 5 2 を、ホトリソグラフィおよびこれに続くエッチング処理によって、1 0 0 ～ 3 0 0 n m の深さに形成する（図 1 0 （A））。この溝 5 2 の深さは、第 4 の実施の形態と同様に、エッチング制御性および後に形成されるサイドウォールの高さを考慮して決められる。

【 0 0 9 6 】

次に、溝 5 2 内を含む下層酸化膜 1 2 上にサイドウォール用膜 7 4 を形成する（5 - 3 工程）（図 1 0 （B））。

【 0 0 9 7 】

この例では、溝 5 2 内を含む下層酸化膜 1 2 上の全面に、サイドウォール用膜 7 4 としてポリシリコン膜を C V D 法を用いて 1 0 0 ～ 3 0 0 n m の厚さに形成する（図 1 0 （B））。

【 0 0 9 8 】

次に、サイドウォール用膜 7 4 に対して下層酸化膜 1 2 の表面を露出させるエッチングを行うことにより、溝 5 2 の側壁にサイドウォール 7 6 を形成する（5 - 4 工程）（図 1 0 （C））。

【 0 0 9 9 】

この例では、ポリシリコン膜 7 4 に対して、溝 5 2 以外の下層酸化膜 1 2 の表面および溝 5 2 の底面が露出するまで、C l₂ ガスを用いた異方性のドライエッ

チングを行う。これにより、溝 5 2 の側壁面にポリシリコン膜のサイドウォール 7 6 が形成される（図 1 0 (C)）。

【 0 1 0 0 】

次に、サイドウォール 7 6 上、サイドウォール 7 6 から露出する溝 5 2 内およびこの溝の周辺の下層酸化膜 1 2 上の領域にわたって、ホールパターン 6 4 を有する窒化膜パターン 5 6 を形成する（5 - 5 工程）（図 1 0 (D) ~ 図 1 1 (A)）。

【 0 1 0 1 】

ここでは、まず、サイドウォール 7 6 上を含む溝 5 2 内および下層酸化膜 1 2 上に、CVD法を用いて、窒化膜（ Si_3N_4 膜）5 6 x を 1 5 0 ~ 3 0 0 nm の厚さに形成する（図 1 0 (D)）。その後、この Si_3N_4 膜 5 6 x 上にレジスト膜を設けて、ホトリソグラフィ技術を用いて窒化膜パターンに対応するレジストパターン 5 8 を形成する。その後、レジストパターン 5 8 をマスクとして用いて Si_3N_4 膜 5 6 x をエッチングする。このエッチングによる Si_3N_4 膜の残存部分が、窒化膜パターン 5 6 を形成する。この窒化膜パターン 5 6 は、溝 5 2 内と、この溝 5 2 の周辺部の、下層酸化膜 1 2 の領域面上に形成される。得られる窒化膜パターン 5 6 は、後工程で設けられる配線の幅 W1 よりも 0. 2 ~ 1. 0 μm 大きい幅 W2 のラインパターンと、このラインパターン内に形成された配線間コンタクト用のホールパターン 6 4 とで構成されている（図 1 1 (A)）。

【 0 1 0 2 】

次に、窒化膜パターン 5 6 を含む下層酸化膜 1 2 上に上層酸化膜 2 6 を形成する（5 - 6 工程）（図 1 1 (B)）。

【 0 1 0 3 】

この例では、窒化膜パターン 5 6 を含む下層酸化膜 1 2 上に、上層酸化膜 2 6 として SiO_2 膜を CVD 法により 5 0 0 ~ 8 0 0 nm の厚さに形成する（図 1 1 (B)）。この上層酸化膜 2 6 は CVD 法により形成する。

【 0 1 0 4 】

次に、上層酸化膜 2 6 を貫通して、ホールパターン 6 4 を含む窒化膜パターン 5 6 の一部の領域を露出する配線溝 2 8 と、ホールパターン 6 4 内の下層酸化膜

12を貫通し、下地10の一部を露出するホール30とを同一のエッチング処理によって連続形成する（5-7工程）（図11（C））。

【0105】

この例では、第1～第4の実施の形態と同様にして、上層酸化膜26上にレジスト膜を形成した後、このレジスト膜をパターンニングして、配線溝パターンが窓32となるレジストパターン34を形成する。その後、このレジストパターン34をマスクとして用いてドライエッチングを行うことにより、まず、上層酸化膜26に配線溝28が形成される。配線溝28の底面には窒化膜パターン56が露出している。これに続いて、窒化膜パターン56をマスクとして用いて、ホールパターン64から露出する下層酸化膜12を、Si基板10が露出するまでエッチングする。これにより、配線溝28と配線間コンタクト用のホール30が形成される（図11（C））。

【0106】

次に、ホール30内、露出した窒化膜パターン56の一部の領域上および配線溝28内に配線金属36を埋め込む（5-8工程）（図11（D））。

【0107】

この例では、第1～第4の実施の形態と同様にして、配線溝28およびホール30に、バリアメタル層35をCVD法によって形成した後、続いてこの配線溝28およびホール30に配線金属36としてのCuをメッキ法によって埋め込む。その後、Cu36を埋め込んだ部分をCMP処理することによって、上層酸化膜26およびCu36の露出した表面を平坦面にして、配線間コンタクトおよびメタル配線を形成することができる（図11（D））。

【0108】

この結果、第1～第4の実施の形態と同様に、この実施の形態においても、窒化膜パターン56を、パターン56の外形が配線溝28の開口径W1よりも0.2～1.0μm大きくなるように形成しているので、配線溝28およびホール30を形成するエッチングでは、上層酸化膜26のエッチング終了後、ホールパターン64内以外の下層酸化膜12を露出させることなく、従来と同様に、この下層酸化膜12を保護するエッチングマスクとしての役割を果たす。

【 0 1 0 9 】

また、この実施の形態のように、窒化膜パターン 5 6 を下層酸化膜 1 2 上の必要な部分にだけ設ける。これにより、従来よりも窒化膜パターンの大きさを小さくすることができる。したがって、窒化膜パターン 5 6 の応力を従来よりも低減することができる。そして、これにより、応力に起因して窒化膜のクラックが発生したり、形成されたホールが変形したりするのを抑えることができる。

【 0 1 1 0 】

また、窒化膜パターン 5 6 上を含む下層酸化膜 1 2 上に上層酸化膜 2 6 が形成された後、上層酸化膜 2 6 に配線溝 2 8 を形成し、これと同時に下層酸化膜 1 2 に配線間コンタクト用のホール 3 0 を形成するエッチングを行う。このとき、上層酸化膜 2 6 上に配線溝形状に対応するレジストパターン 3 4 を形成するが、レジストパターン 3 4 を設ける位置にずれが生じて、形成された配線溝 2 8 から露出する窒化膜パターン 5 6 の部分は、その下にサイドウォール 7 6 が介在しているために、厚い膜となっている。このため、窒化膜パターン 5 6 の下に位置する下層酸化膜 1 2 の領域を好ましく保護することができる。

【 0 1 1 1 】

< 第 6 の実施の形態 >

第 6 の実施の形態として、図 1 2 および図 1 3 を参照して、第 1 の実施の形態の変形例につき説明する。

【 0 1 1 2 】

図 1 2 および図 1 3 は、この実施の形態の半導体装置の概略的な製造工程図であり、製造中の構造体の、配線間コンタクト用のホールおよび配線用の溝の両方を有する位置で切った断面の切り口で示してある。また、図 1 4 は、ホトリソグラフィで使用するマスクの概略的な構成図である。

【 0 1 1 3 】

以下、第 1 ～第 5 の実施の形態と相違する点につき説明し、同様の点についてはその詳細な説明を省略する。

【 0 1 1 4 】

まず、第 1 の実施の形態と同様にして、下地 1 0 上に下層酸化膜 1 2 を形成す

る（１－１工程と同様）（図１２（Ａ））。この例では、下地１０としてのＳｉ基板上にＣＶＤ法を用いて、下層酸化膜１２であるＳｉＯ₂膜を５００～８００ｎｍの厚さで形成する。

【０１１５】

次に、下層酸化膜１２上にホールパターン１４を有する窒化膜パターン１６を形成する（１－２工程と類似）（図１２（Ａ）～図１２（Ｂ））。

【０１１６】

この例では、まず、ＳｉＯ₂膜１２上にＣＶＤ法により、窒化膜１６×としてＳｉ₃Ｎ₄膜を５０ｎｍの厚さで形成する。その後、Ｓｉ₃Ｎ₄膜１６×上にレジスト膜を設けて、通常行われるホトリソグラフィ技術を用いて窒化膜パターンに対応するレジストパターン８０を形成する（図１２（Ａ））。

【０１１７】

このホトリソグラフィで使用されるマスク８２の構成を図１４に示す。このマスク８２は、透明なマスク基板８４と、このマスク基板８４上に、後に設ける配線（ライン）の幅Ｗ１と実質的に同じ幅のラインパターン８６と、配線間コンタクト用のホールパターン８８とを有している。ラインパターン８６は複数個あり、互いに平行に並んでいる。また、ホールパターン８８も、所要の個数設けられている。この例では、配線幅（ライン幅）Ｗ１を０．２５～１．０μｍとし、ホール径を０．１～０．５μｍとする。なお、ホール径が配線幅Ｗ１よりも大きくなることはないようにする。

【０１１８】

この例では、このマスク８２を用いてレジスト膜をエッチングすることにより、窒化膜パターン形状に対応するレジストパターン８０が形成される（図１２（Ａ））。その後、このレジストパターン８０をマスクとして用いてＳｉ₃Ｎ₄膜１６×に対してエッチングを行うことにより、配線幅Ｗ１と同じ大きさの外形でかつホールパターン１４を有する窒化膜パターン１６が得られる（図１２（Ｂ））。

【０１１９】

次に、窒化膜パターン１６を覆うように、下層酸化膜１２上に上層酸化膜２６

を形成する（１－３工程と同様）（図１２（Ｃ））。

【０１２０】

この例では、下層酸化膜１２上に、上層酸化膜２６として SiO_2 膜をＣＶＤ法を用いて、５００～８００ｎｍの厚さに形成する（図１２（Ｃ））。

【０１２１】

次に、上層酸化膜２６を貫通して窒化膜パターン１６を露出する配線溝２８と、窒化膜パターン１６をマスクとして用いて下層酸化膜１２を貫通して下地１０の一部を露出するホール３０とを、同じエッチング処理によって連続形成する（１－４工程の変形）（図１３（Ａ）～図１３（Ｂ））。

【０１２２】

この実施の形態では、まず、上層酸化膜（ SiO_2 膜）２６上にレジスト膜を形成した後、レジスト膜をパターニングして、配線溝パターンが窓３２となるレジストパターン３４を形成する。次に、レジストパターン３４をマスクとして用いて、 CH_2F_2 ガスが含有させてある反応ガスを用いてドライエッチングを行う。ここでは、 $\text{C}_4\text{F}_8/\text{O}_2/\text{Ar}/\text{CH}_2\text{F}_2$ を２０／６／４００／１０ｓｃｃｍという流量比で含んでいるガスを用いて、窓３２から露出する上層酸化膜２６をエッチングする。上層酸化膜２６のエッチングは、上層酸化膜２６と下層酸化膜１２との間に介在している窒化膜パターン１６の表面が露出した時点で終了する。反応ガス中に CH_2F_2 ガスが含まれていると、エッチングにより形成される配線溝の内壁面から底部の窒化膜パターン１６上にかけて反応生成物が付着する。これにより、形成された配線溝２８の内壁面はテーパ面となっている（図１３（Ａ））。これに続いて、上層酸化膜２６の開口部の底面から露出している窒化膜パターン１６をマスクとして、ホールパターン１４から露出する下層酸化膜１２をエッチングする。窒化膜パターン１６上には上層酸化膜２６のエッチングによる反応生成物が付着しており（図示せず）、これが保護膜の役割を果たす。よって、窒化膜パターン１６は、通常の厚さ（１５０～３００ｎｍ）よりも薄い（５０ｎｍ）が、上記保護膜が形成されているために、マスクとして十分使用できる。下層酸化膜１２のエッチングは、ホールパターン１４から Si 基板１０の表面が露出した時点で終了する。これにより、配線溝２８およびホール３０が形成され

る（図 1 3（B））。

【 0 1 2 3 】

次に、配線溝 2 8 内に露出している窒化膜パターン 1 6 の部分をエッチング除去する。この実施の形態では、エッチングガスとして、 CHF_3/CF_4 の混合ガスを用いる。そして、その下の下層酸化膜 1 2 をエッチングすることのないよう、酸化膜に対する窒化膜のエッチング選択比が高くなる条件でエッチングを行う。よって、ここでは、 CHF_3 および CF_4 の混合比を $\text{CHF}_3 : \text{CF}_4 = 3 : 1$ （流量比）と CHF_3 リッチとなるようにする。このような条件にすることによって、酸化膜に対する窒化膜のエッチング選択比を 5 程度にすることが可能である。これにより、配線溝 2 8 から露出している窒化膜パターン 1 6 の部分 1 6 y を除去することができる（図 1 3（C））。

【 0 1 2 4 】

次に、ホール 3 0 および配線溝 2 8 に配線金属 3 6 を埋め込む（1 - 5 工程と同様：デュアル・ダマシン・プロセス）（図 1 3（D））。

【 0 1 2 5 】

この例では、例えばバリアメタル層 3 5 を CVD 法によって、50 nm の厚さでホール 3 0 および溝 2 8 内に形成した後、続いてメッキ法によって Cu 3 6 を、ホール 3 0 および配線溝 2 8 内に埋め込む。また、バリアメタル層 3 5 によってホール 3 0 が埋め込まれてしまう場合には、配線溝 2 8 のみに Cu 3 6 を埋め込めばよいので、スパッタ法を用いて埋め込みを行っても良い。また、この例では、配線容量を低減する目的から配線金属 3 6 として Cu を用いたが、Al 合金をメタルとして用いて配線および配線間コンタクト部分を構成することもできる。

【 0 1 2 6 】

その後、Cu 3 6 を埋め込んだ部分を CMP 処理することによって、配線間コンタクトおよびメタル配線を形成することができる（図 1 3（D））。

【 0 1 2 7 】

この結果、上述した説明から明らかなように、窒化膜パターン 1 6 は、配線溝 2 8 の開口径と同じサイズでしかも通常よりも薄く形成されている。そして、配

線溝 28 およびホール 30 を形成するエッチングでは、 CH_2F_2 が含有されたガスを用いている。このため、形成後の配線溝 28 はテーパ状となり、上層酸化膜 26 のエッチング終了後、ホールパターン 14 の内側以外の下層酸化膜 12 を露出させることなく、この下層酸化膜 12 を保護するエッチングマスクとしての役割を果たす。

【0128】

また、窒化膜パターン 16 を下層酸化膜 12 上の必要な部分にだけ設けているので従来よりも窒化膜パターン 16 の大きさは小さい。さらにその厚さも従来より薄く形成されている。よって、窒化膜パターン 16 の応力を従来よりも低減することができる。そして、これにより、応力に起因して窒化膜のクラックが発生したり、形成されたホールが変形したりするのを抑えることができる。

【0129】

なお、この実施の形態では、配線溝およびホールを形成するエッチングに用いる反応ガスとして $\text{C}_4\text{F}_8/\text{O}_2/\text{Ar}/\text{CH}_2\text{F}_2$ の混合ガスを用いたが、 C_4F_8 、 O_2 、 Ar および CO のうちから 3 種類または 4 種類を組み合わせた混合ガスに CH_2F_2 ガスを含有させてもよい。例えば、 $\text{C}_4\text{F}_8/\text{O}_2/\text{Ar}/\text{CO}/\text{CH}_2\text{F}_2$ や、 $\text{C}_4\text{F}_8/\text{Ar}/\text{CO}/\text{CH}_2\text{F}_2$ といった組み合わせが考えられる。

【0130】

また、この実施の形態では、配線溝から露出する窒化膜パターンを除去するエッチングに、 CHF_3/CF_4 の混合ガスを用いたが、フッ素系ガスとして SF_6 を用いることもできる。また、酸化膜に対する窒化膜のエッチング選択比を高くするには、エッチングガス中に添加される O_2 ガスの添加量を少なくしてもよい。

【0131】

また、配線溝 28 から露出する窒化膜パターン 16 の部分 16 y を除去する工程は、この実施の形態でしか行っていないが、第 1 ～ 第 5 の実施の形態にも適用可能である。

【0132】

<第 7 の実施の形態>

第 7 の実施の形態は、第 6 の実施の形態の変形例である。図 1 5 を参照して、第 1 の実施の形態の変形例につき説明する。

【 0 1 3 3 】

図 1 5 は、この実施の形態の半導体装置の概略的な製造工程図であり、製造中の構造体の、配線間コンタクト用のホールおよび配線用の溝の両方を有する位置で切った断面の切り口で示してある。

【 0 1 3 4 】

以下、第 6 の実施の形態と相違する点につき説明し、同様の点についてはその詳細な説明を省略する。

【 0 1 3 5 】

まず、第 6 の実施の形態と同様にして、下地 1 0 上に下層酸化膜 1 2 を形成した後、下層酸化膜 1 2 上にホールパターン 1 4 を有する窒化膜パターン 1 6 を形成する（図 1 2 (A) ～ 図 1 2 (B) 参照）。その後、窒化膜パターン 1 6 を覆うように、下層酸化膜 1 2 上に上層酸化膜 2 6 を形成する（図 1 2 (C) 参照）。次に、上層酸化膜 2 6 を貫通して窒化膜パターン 1 6 を露出する配線溝 2 8 と、窒化膜パターン 1 6 をマスクとして用いて下層酸化膜 1 2 を貫通して下地 1 0 の一部を露出するホール 3 0 とを、同じエッチング処理によって連続形成する（図 1 3 (A) ～ (図 1 3 (B) 参照）。

【 0 1 3 6 】

次に、配線溝内に露出している窒化膜パターン 1 6 の部分をエッチング除去する。この実施の形態では、このエッチングをウエットエッチングにより行う。その際、酸化膜に対する窒化膜のエッチング選択比が高い条件で行う。そこで、エッチャントとして、この例では H_3PO_4 を用いる。

【 0 1 3 7 】

まず、 H_3PO_4 をウエットエッチングを行うエッチング槽内に入れて、160℃になるまで加熱する。次に、図 1 3 (B) で示される状態にある構造体をこのエッチング槽内の H_3PO_4 に浸漬する。この例では、窒化膜パターンの厚さが 50 nm である。また、 H_3PO_4 による窒化膜のエッチングレートは約 60 nm/分である。これより、浸漬時間は約 1 分間とする。その後、純水で構造体を洗浄

した後、乾燥処理を行う。

【 0 1 3 8 】

これにより、下層酸化膜 1 2 と上層酸化膜 2 6 との間に介在していた窒化膜パターン 1 6 をほとんど全て除去することができる（図 1 5 （A））。

【 0 1 3 9 】

次に、第 6 の実施の形態と同様にして、ホール 3 0 および配線溝に配線金属 3 6 を埋め込む。まず、バリアメタル層 3 5 を C V D 法によって、ホール 3 0 および配線溝 2 8 内に形成した後、続いてメッキ法によって C u 3 6 を、ホール 3 0 および配線溝 2 8 内に埋め込む。その後、上層酸化膜 2 6 の上面が露出するまで上層酸化膜 2 6 の上側から C M P 処理を行うことによって、配線間コンタクトおよびメタル配線を形成することができる（図 1 5 （B））。

【 0 1 4 0 】

この結果、配線形成後の構造体からは窒化膜が除去されている。この構成であれば窒化膜のクラックや窒化膜の応力に起因するホールの変形を防ぐことができる。また、窒化膜が介在していないので配線間容量の大幅な低減が図れる。

【 0 1 4 1 】

なお、この実施の形態では、配線溝 2 8 から露出する窒化膜パターン 1 6 を除去するエッチャントとして H_3PO_4 を用いたが、これに限られるものではなく、酸化膜に対する窒化膜のエッチング選択比が高くなるような条件を達成できるエッチャントであれば、他の材料を用いてもよい。

【 0 1 4 2 】

また、配線溝 2 8 から露出する窒化膜パターン 1 6 をウェットエッチングによって除去する工程は、この実施の形態でしか行っていないが、第 1 ～第 5 の実施の形態に適用してもよい。

【 0 1 4 3 】

< 第 8 の実施の形態 >

第 8 の実施の形態として、上述した第 1 ～第 7 の実施の形態で形成される半導体装置の下地の上面に下層配線領域が形成されているような構成の半導体装置を例に挙げて、以下に説明する。

【 0 1 4 4 】

図 1 6 は、下地に下層酸化膜を形成する前までの下地に対する処理工程図であり、断面の切り口で示してある。

【 0 1 4 5 】

この実施の形態の下地 1 0 の上面 1 0 a には下層配線領域 9 0 が形成されている。この下層配線領域 9 0 は、下地 1 0 に設けられたコンタクトホール 9 1 の内壁にバリアメタル 9 2 が設けられていて、このバリアメタル 9 2 上にコンタクトホール 9 1 を埋め込むように配線金属 9 4 である Cu が形成されている。この例では、配線金属 9 4 の厚さを 5 0 0 ～ 6 0 0 nm とする（図 1 6 (A)）。

【 0 1 4 6 】

この下地 1 0 の上面 1 0 a 全体にわたって、拡散防止膜 9 5 を形成する。この例では、拡散防止膜 9 5 をシリコン窒化膜とする。そして、CVD法を用いて 3 0 ～ 5 0 nm の厚さに形成する（図 1 6 (B)）。

【 0 1 4 7 】

次に、この拡散防止膜 9 5 に対してパターニングを行い、下地 1 0 の下層配線領域 9 0 上にのみ拡散防止膜 9 5 x を残存させる。

【 0 1 4 8 】

この実施の形態では、拡散防止膜 9 5 上に、下層配線領域 9 0 上を被覆するレジストパターン 9 6 を形成した後（図 1 6 (C)）、このレジストパターン 9 6 をマスクとして用いて異方性のドライエッチングにより拡散防止膜 9 5 を除去する。エッチングガスとしては、例えば CHF_3/CO の混合ガスを用いる。

【 0 1 4 9 】

この後、レジストパターン 9 6 を除去することにより、下層配線領域 9 0 上にのみ拡散防止膜 9 5 x が設けられた下地 1 0 が得られる（図 1 6 (D)）。

【 0 1 5 0 】

そして、この後、第 1 ～ 第 7 の実施の形態で説明したように、拡散防止膜 9 5 x を含む下地 1 0 上に下層酸化膜を形成する。

【 0 1 5 1 】

この実施の形態のように、下層配線領域 9 0 が形成されている下地 1 0 の上面

10aには、拡散防止膜95xが下層配線領域90上の上に設けられているので、下地10とこの上に設けられる下層酸化膜との間の容量を最低限に抑えることができる。このため、この実施の形態と第1～第7の実施の形態のうちのいずれかを組み合わせることによって、半導体装置の全体的な配線容量の低減化が図れる。また、窒化膜の応力の影響を従来よりも大幅に低減することができる。

【0152】

【発明の効果】

上述した説明から明らかなように、この発明の半導体装置によれば、下地と、この下地上に形成された下層酸化膜と、この下層酸化膜上に設けられたホールパターンを有する窒化膜パターンと、上記下層酸化膜を貫通するホールと、窒化膜パターンを覆うように下層酸化膜上に設けられた上層酸化膜と、上層酸化膜に設けられ、かつホールパターンを含む窒化膜パターンの一部が露出する配線溝と、ホールおよび配線溝を埋め込んでいる配線金属とを具えた半導体装置であって、上記窒化膜パターンは、配線溝の外側を囲むような形状および大きさとなるように形成されている。また、この窒化膜パターンは隣り合う窒化膜パターンとは接触しない。

【0153】

このため、窒化膜パターンの大きさは、従来の窒化膜の大きさよりも小さいので、窒化膜の応力を従来よりも低減でき、配線間容量の小さい半導体装置が得られる。

【0154】

また、従来よりも小さい窒化膜パターンを具えた半導体装置を製造する方法は、以下の工程を含んでいる。下地上に下層酸化膜を形成する工程（1-1）。下層酸化膜上にホールパターンを有する窒化膜パターンを形成する工程（1-2）。窒化膜パターンを覆うように下層酸化膜上に上層酸化膜を形成する工程（1-3）。上層酸化膜を貫通して窒化膜パターンを露出する配線溝と、窒化膜パターンをマスクとして用いて下層酸化膜を貫通して下地の一部を露出するホールとを同じエッチング処理によって連続形成する工程（1-4）。ホール内、露出した窒化膜パターンの一部の領域上および配線溝内に配線金属を埋め込む工程（1-

5)。

【 0 1 5 5 】

そして、上記（１－２）工程では、配線溝の外側を囲む大きさおよび形状の外形を有する窒化膜パターンを形成する。窒化膜パターンは、配線溝とホールとを連続形成するとき（１－４工程）に、配線溝よりも開口部の小さいホールを形成するためのマスクとして用いられる。すなわち、窒化膜パターンは、ホール形成部分以外の下層酸化膜の上面を覆うマスクである。このとき、窒化膜パターンは、配線溝から露出する下層酸化膜のホール形成領域以外の領域を被覆していればよい。よって、応力の大きい窒化膜パターンを最低限の被覆領域に形成することにより、その応力を従来よりも低減することができる。そして、応力に起因して窒化膜のクラックが発生したり、形成されたホールが変形したりするのを抑えることができる。

【図面の簡単な説明】

【図 1】

（Ａ）～（Ｃ）は、第 1 の実施の形態の半導体装置の概略的な製造工程図であり、構造体の断面の切り口で示してある。

【図 2】

（Ａ）～（Ｃ）は、図 1 に続く半導体装置の製造工程図である。

【図 3】

ホトリソグラフィで使用するマスクの概略的な構成図である。

【図 4】

（Ａ）～（Ｃ）は、第 2 の実施の形態の半導体装置の概略的な製造工程図であり、構造体の断面の切り口で示してある。

【図 5】

（Ａ）～（Ｃ）は、図 4 に続く半導体装置の製造工程図である。

【図 6】

（Ａ）～（Ｄ）は、第 3 の実施の形態の半導体装置の概略的な製造工程図であり、構造体の断面の切り口で示してある。

【図 7】

(A) ~ (C) は、図 6 に続く半導体装置の製造工程図である。

【図 8】

(A) ~ (D) は、第 4 の実施の形態の半導体装置の概略的な製造工程図であり、構造体の断面の切り口で示してある。

【図 9】

(A) ~ (C) は、図 8 に続く半導体装置の製造工程図である。

【図 1 0】

(A) ~ (D) は、第 5 の実施の形態の半導体装置の概略的な製造工程図であり、構造体の断面の切り口で示してある。

【図 1 1】

(A) ~ (D) は、図 1 0 に続く半導体装置の製造工程図である。

【図 1 2】

(A) ~ (C) は、第 6 の実施の形態の半導体装置の概略的な製造工程図であり、構造体の断面の切り口で示してある。

【図 1 3】

(A) ~ (D) は、図 1 2 に続く半導体装置の製造工程図である。

【図 1 4】

ホトリソグラフィで使用するマスクの概略的な構成図である。

【図 1 5】

(A) および (B) は、第 7 の実施の形態の半導体装置の概略的な製造工程図であり、構造体の断面の切り口で示してある。

【図 1 6】

(A) ~ (D) は、第 8 の実施の形態の半導体装置の概略的な製造工程図であり、構造体の断面の切り口で示してある。

【図 1 7】

(A) ~ (E) は、従来 of 半導体装置の製造工程図である。

【図 1 8】

従来技術の説明に供する、ホール形成用マスクの平面図である。

【図 1 9】

従来技術の説明に供する、配線パターン形成用のマスクの平面図である。

【図 2 0】

従来の半導体装置の上から見た平面図である。

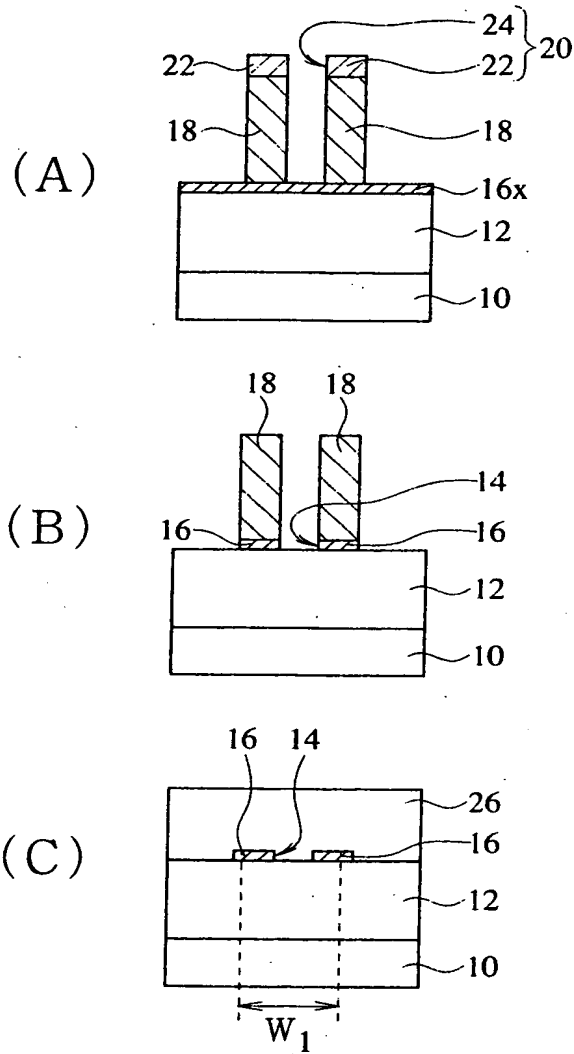
【符号の説明】

- 1 0, 1 0 0 : 下地 (S i 基板)
- 1 0 a : 上面
- 1 2, 1 0 2 : 下層酸化膜 (S i O₂膜)
- 1 4, 2 4, 5 0 x, 6 4, 8 8, 1 1 2 : ホールパターン
- 1 6, 5 0, 5 6 : 窒化膜パターン
- 1 6 a, 2 2, 6 0, 8 6 : ラインパターン
- 1 6 x, 5 6 x, 1 0 4 : 窒化膜 (S i₃N₄膜)
- 1 6 y : 窒化膜パターンの部分
- 1 8, 3 4, 4 4, 5 4, 5 8, 8 0, 9 6, 1 1 0, 1 2 0 : レジストパター
ーン
- 2 0, 8 2 : マスク
- 2 1, 8 4 : マスク基板
- 2 6, 1 1 4 : 上層酸化膜 (S i O₂膜)
- 2 8 : 配線溝
- 3 0 : ホール
- 3 2, 4 6 : 窓
- 3 5 : バリアメタル層
- 3 6, 1 2 6 : 配線金属 (C u、メタル)
- 4 0 : ホールパターン形状の島
- 4 2 : 窒化膜パターン形成用溝
- 4 8 : 島
- 5 2 : 溝
- 5 6 a : 側壁面周辺の部分
- 5 6 b : 底面上の部分
- 6 2 : (レジストパターンの) ホールパターン

6 6 x : 窒化膜パターンの外郭から外側の下層酸化膜の領域
6 6 y : ホールパターンの内側の下層酸化膜の領域
6 8 : サイドウォール形成用溝
6 9 : 段差
7 0 , 7 4 : サイドウォール用膜 (ポリシリコン膜)
7 2 , 7 3 , 7 6 : サイドウォール
9 0 : 下層配線領域
9 1 , 1 2 2 : コンタクトホール
9 2 : バリアメタル
9 4 : 配線金属 (C u)
9 5 : 拡散防止膜
9 5 x : 拡散防止膜の残存部分
1 0 6 : ホール形成用のマスク
1 0 8 : ホール形状の窓
1 0 4 x : 残存する窒化膜
1 1 6 : 配線パターン形成用のマスク
1 1 8 : 配線パターン形状の窓
1 2 4 : 配線用溝

【書類名】 図面

【図 1】

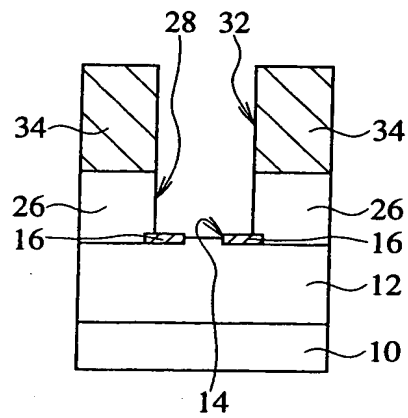


- | | |
|--|----------------------------------|
| 10: 下地 (S i 基板) | 12: 下層酸化膜 (S i O ₂ 膜) |
| 14: ホールパターン | 16: 窒化膜パターン |
| 16x: 窒化膜 (S i ₃ N ₄ 膜) | 18: レジストパターン |
| 20: マスク | 22: ラインパターン |
| 24: ホールパターン | 26: 上層酸化膜 (S i O ₂ 膜) |

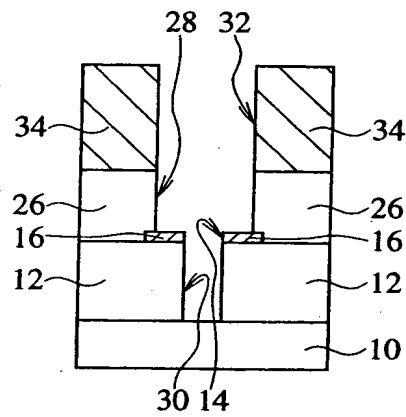
第 1 の実施の形態の半導体装置の製造工程図 (その 1)

【図 2】

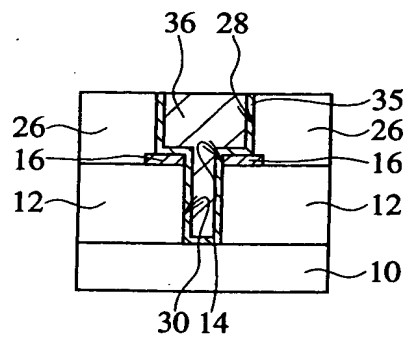
(A)



(B)



(C)



28：配線溝

32：窓

35：バリア金属層

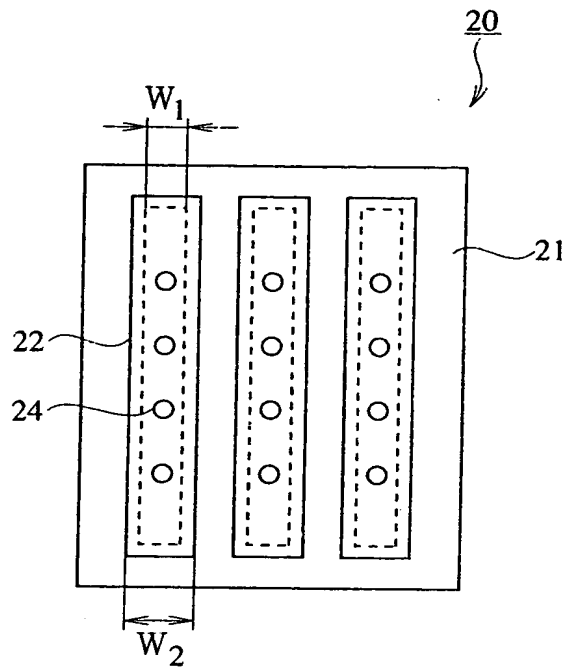
30：ホール

34：レジストパターン

36：配線金属（Cu、メタル）

第 1 の実施の形態の半導体装置の製造工程図（その 2）

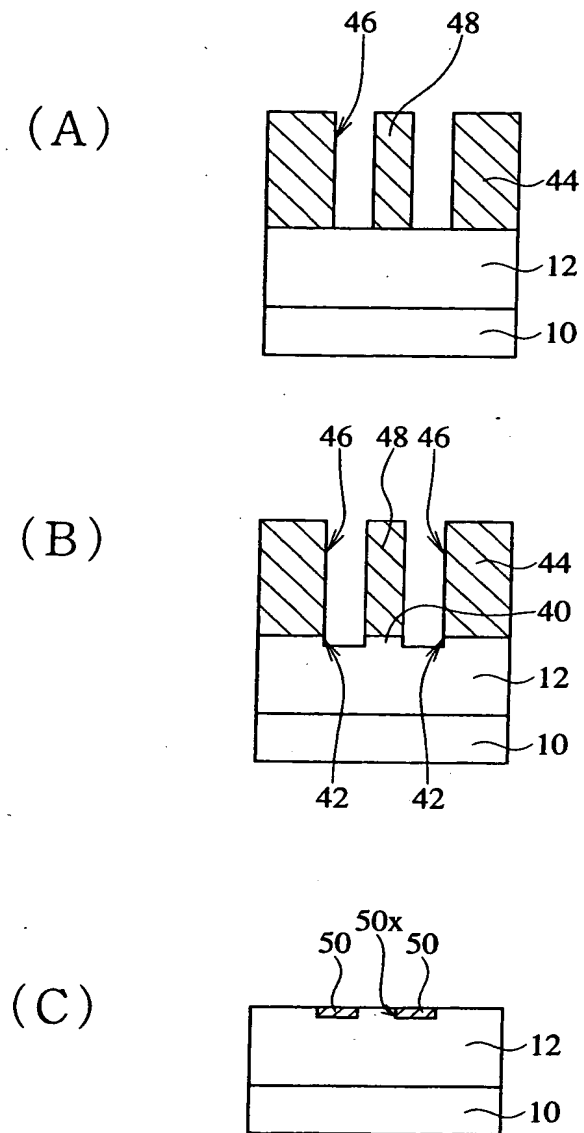
【図 3】



21：マスク基板

マスクの構成図

【図 4】

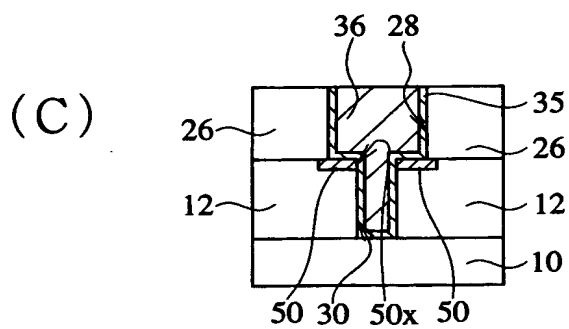
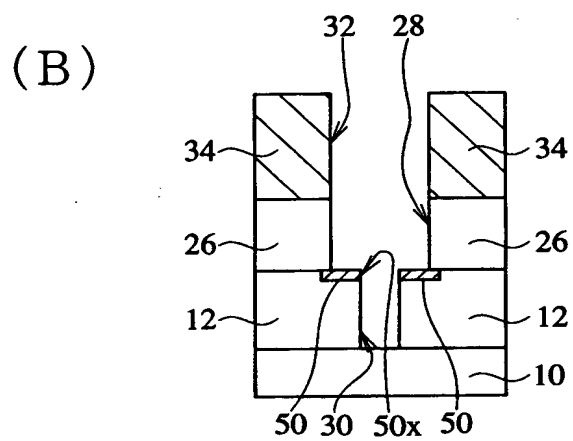
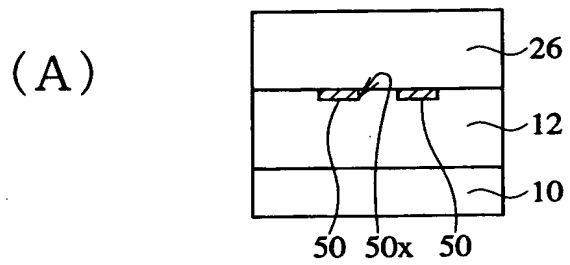


40：ホールパターン形状の島
44：レジストパターン
48：島
50x：ホールパターン

42：窒化膜パターン形成用溝
46：窓
50：窒化膜パターン

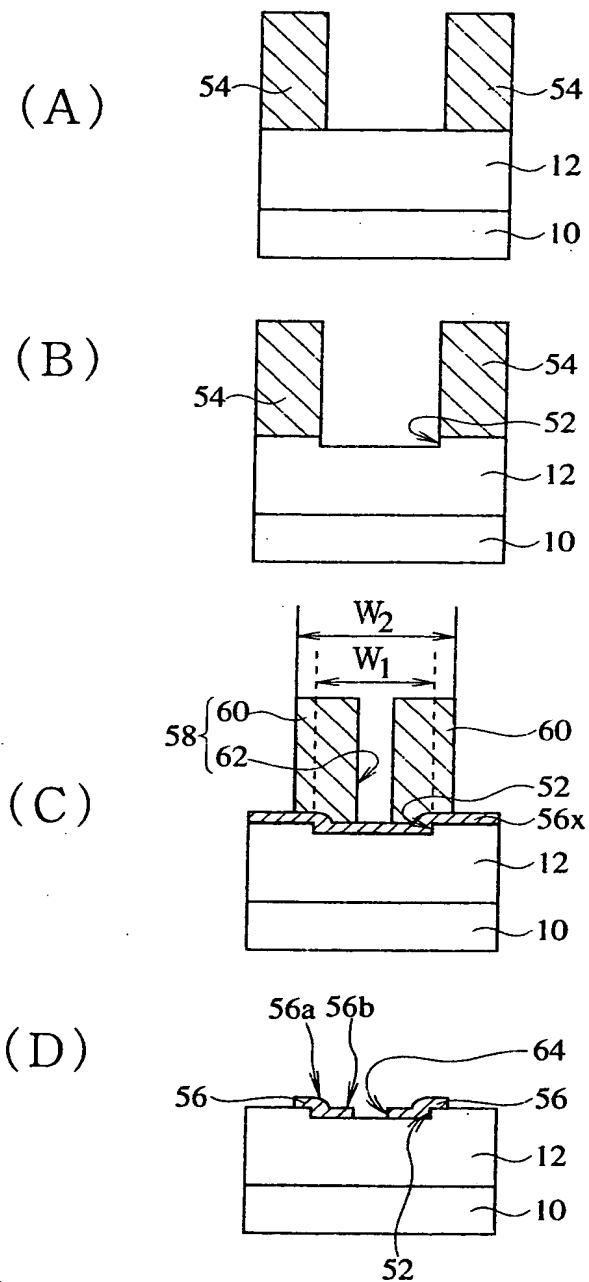
第 2 の実施の形態の半導体装置の製造工程図（その 1）

【図 5】



第 2 の実施の形態の半導体装置の製造工程図（その 2）

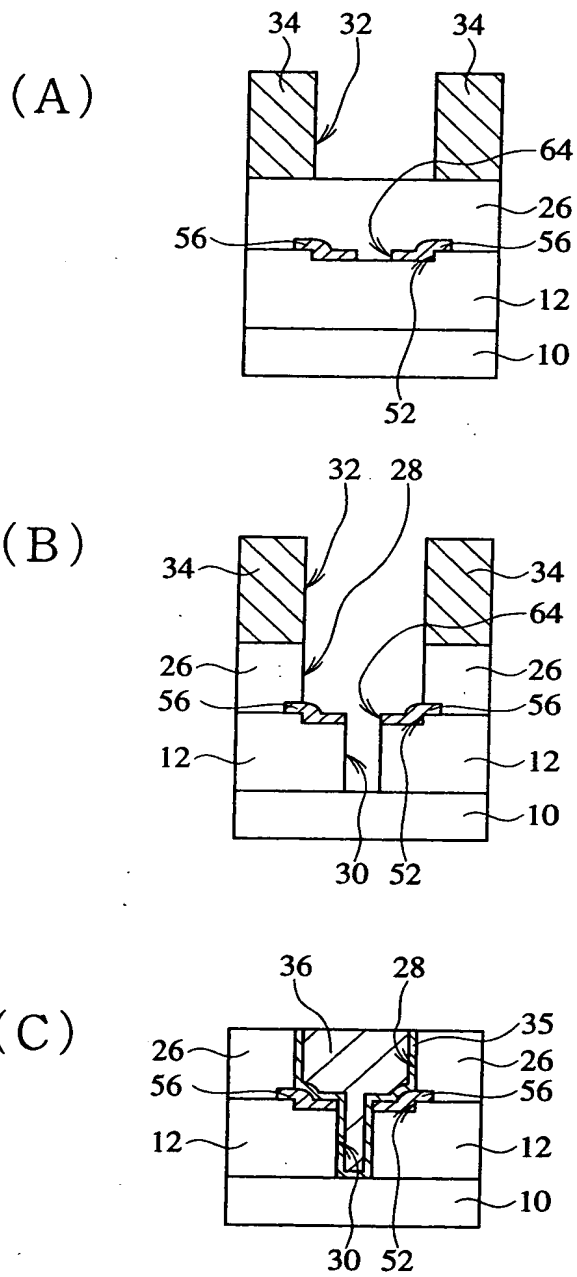
【図 6】



- | | |
|------------------------|--------------------------------------|
| 52：溝 | 54：レジストパターン |
| 56：窒化膜パターン | 56a：側壁面周辺の部分 |
| 56b：底面上の部分 | 56x：窒化膜 (Si_3N_4 膜) |
| 58：レジストパターン | 60：ラインパターン |
| 62：(レジストパターンの) ホールパターン | |
| 64：ホールパターン | |

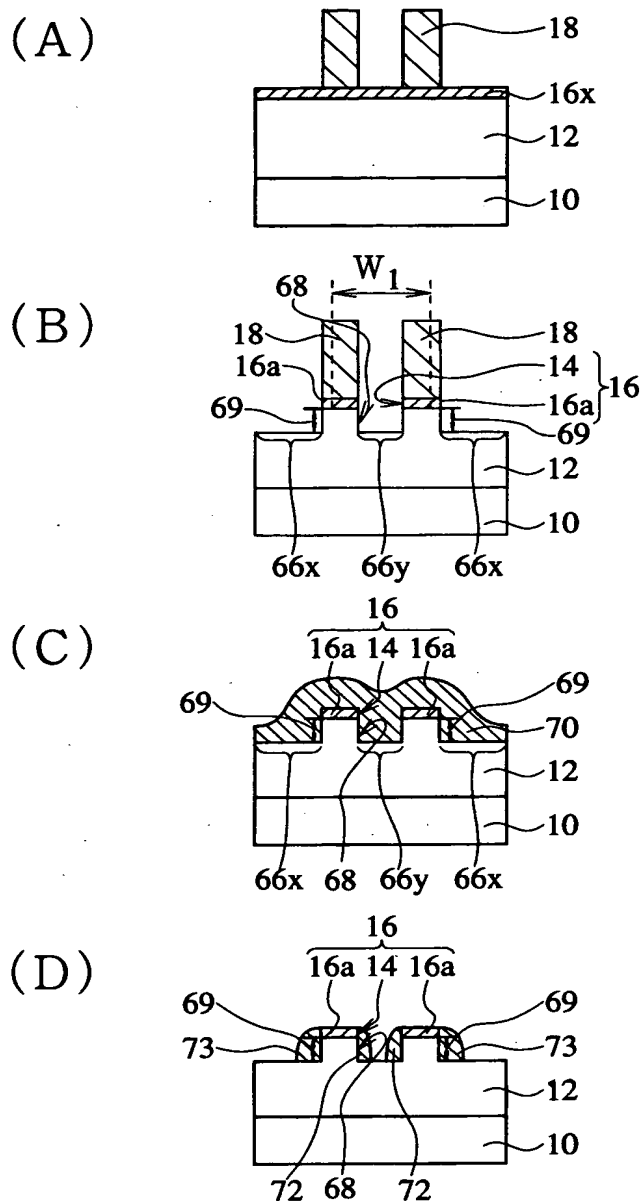
第 3 の実施の形態の半導体装置の製造工程図 (その 1)

【図 7】



第 3 の実施の形態の半導体装置の製造工程図（その 2）

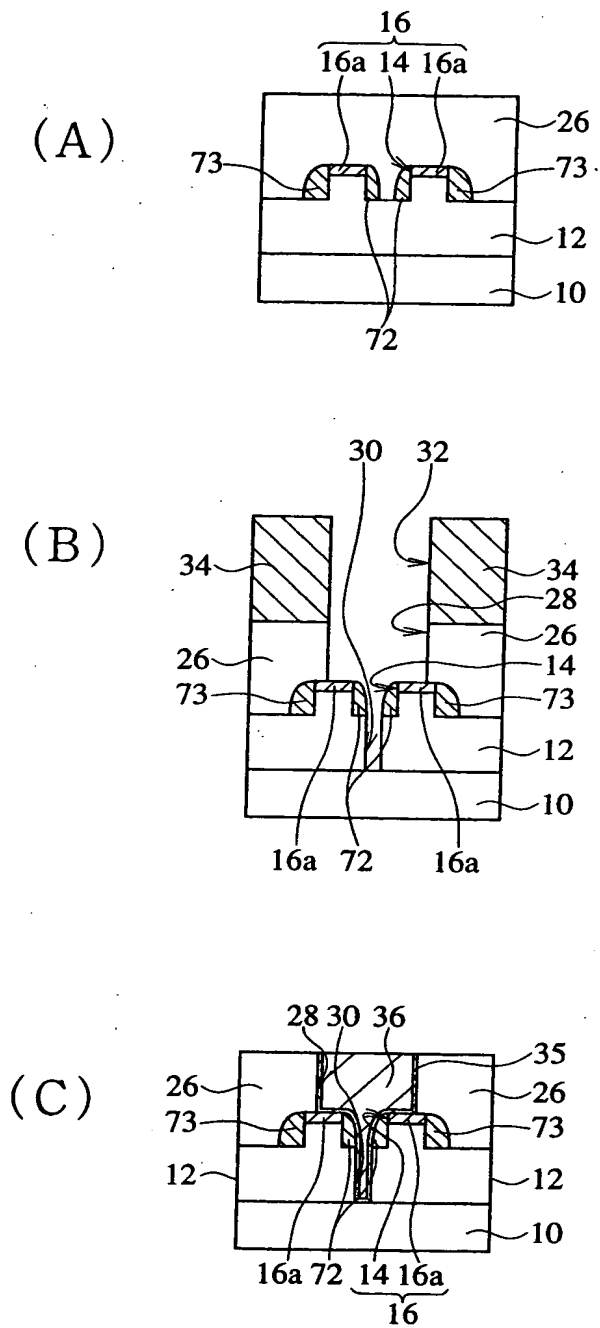
【図 8】



16a：ラインパターン
 66x：窒化膜パターンの外郭から外側の下層酸化膜の領域
 66y：ホールパターンの内側の下層酸化膜の領域
 68：サイドウォール形成用溝
 69：段差 70：サイドウォール用膜（ポリシリコン膜）
 72, 73：サイドウォール

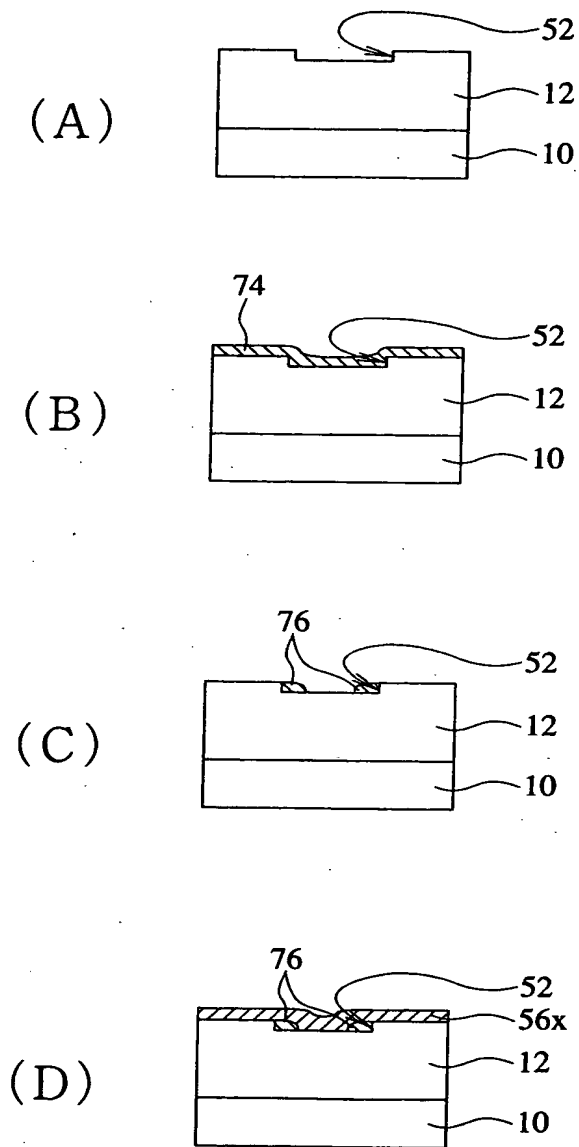
第 4 の実施の形態の半導体装置の製造工程図（その 1）

【図 9】



第 4 の実施の形態の半導体装置の製造工程図（その 2）

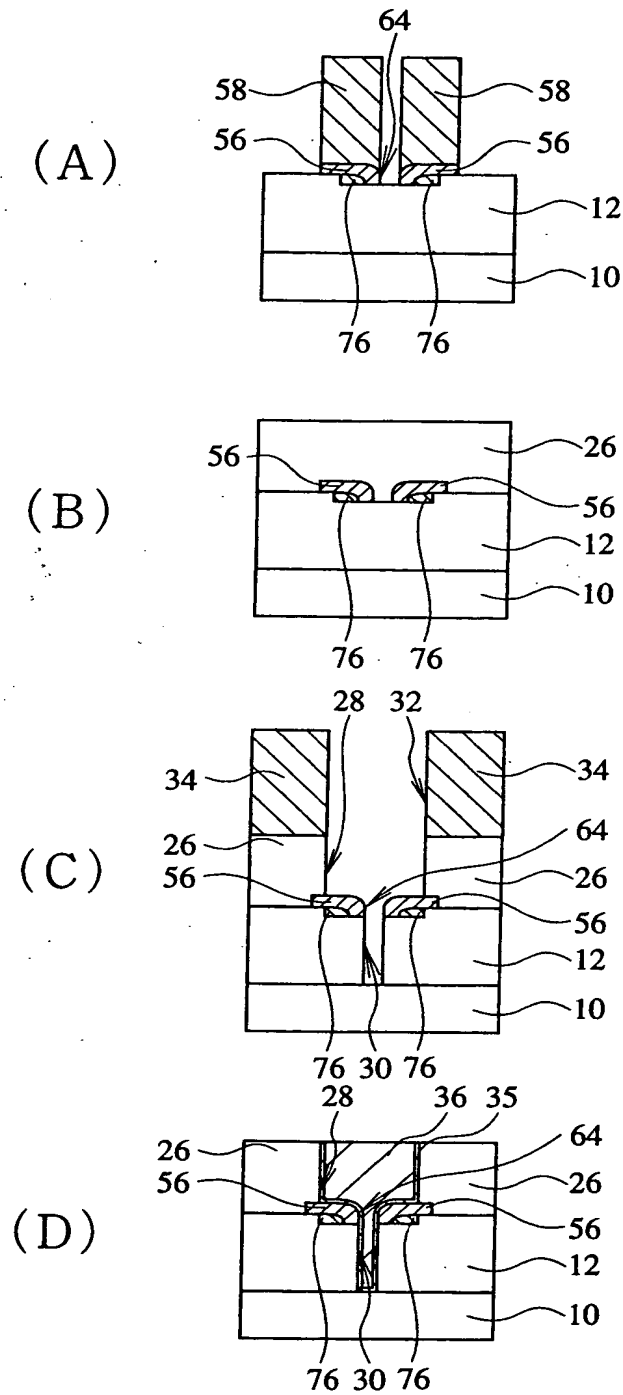
【図 1 0】



74：サイドウォール用膜（ポリシリコン膜）
76：サイドウォール

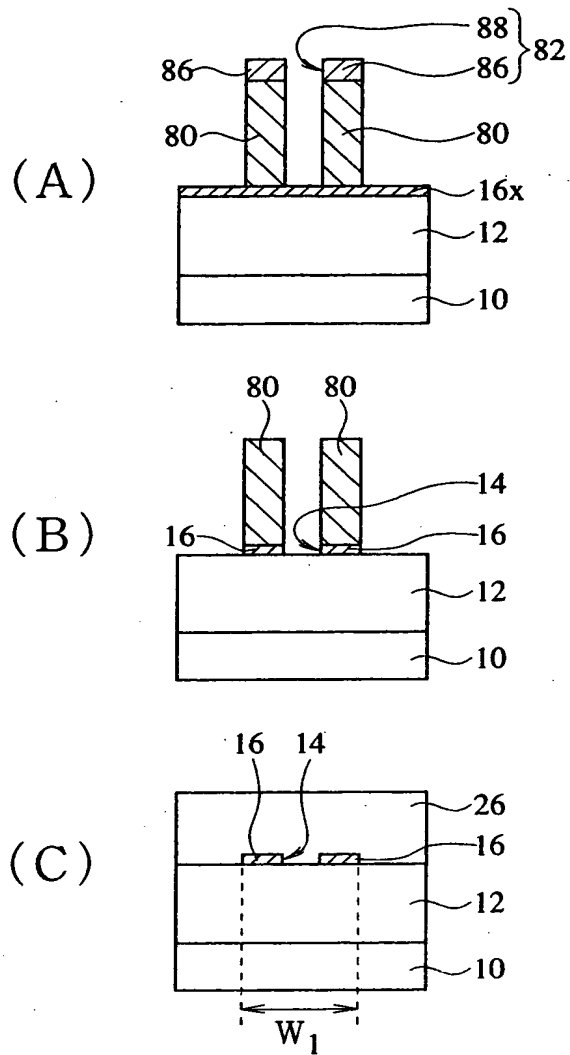
第 5 の実施の形態の半導体装置の製造工程図（その 1）

【図 1 1】



第 5 の実施の形態の半導体装置の製造工程図（その 2）

【図 1 2】

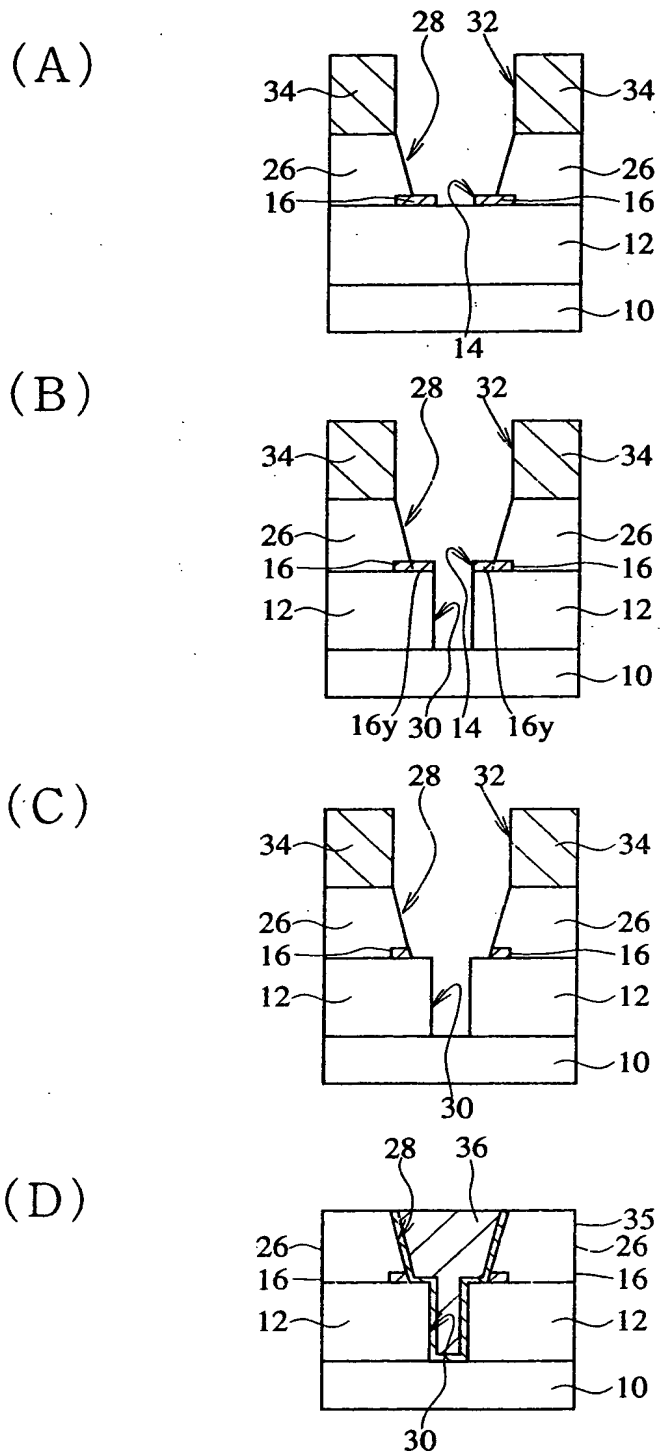


80：レジストパターン
86：ラインパターン

82：マスク
88：ホールパターン

第 6 の実施の形態の半導体装置の製造工程図（その 1）

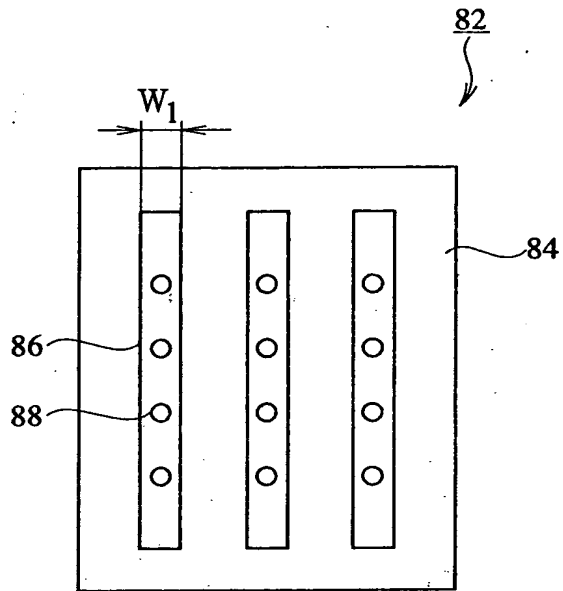
【図 1 3】



16y：窒化膜パターンの部分

第 6 の実施の形態の半導体装置の製造工程図（その 2）

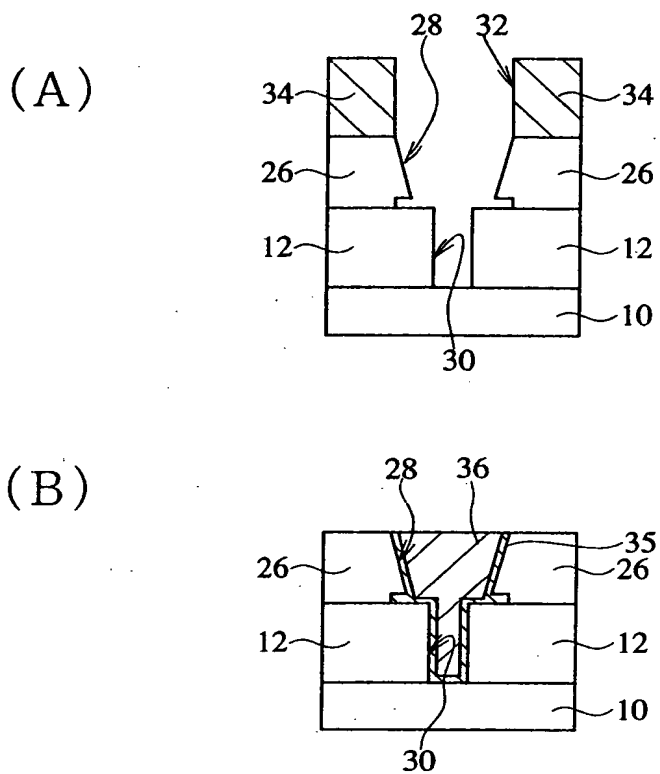
【図 1 4】



84：マスク基板

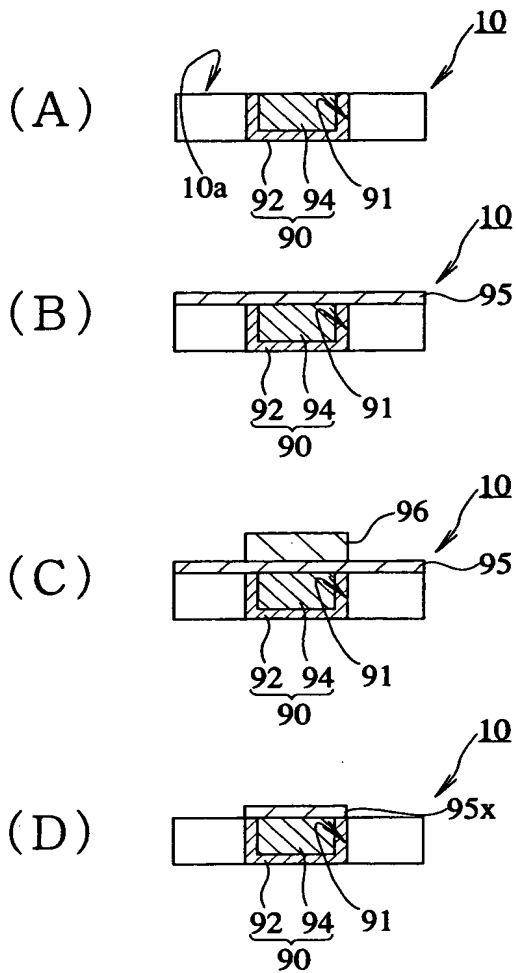
マスクの構成図

【図 1 5】



第 7 の実施の形態の半導体装置の製造工程図

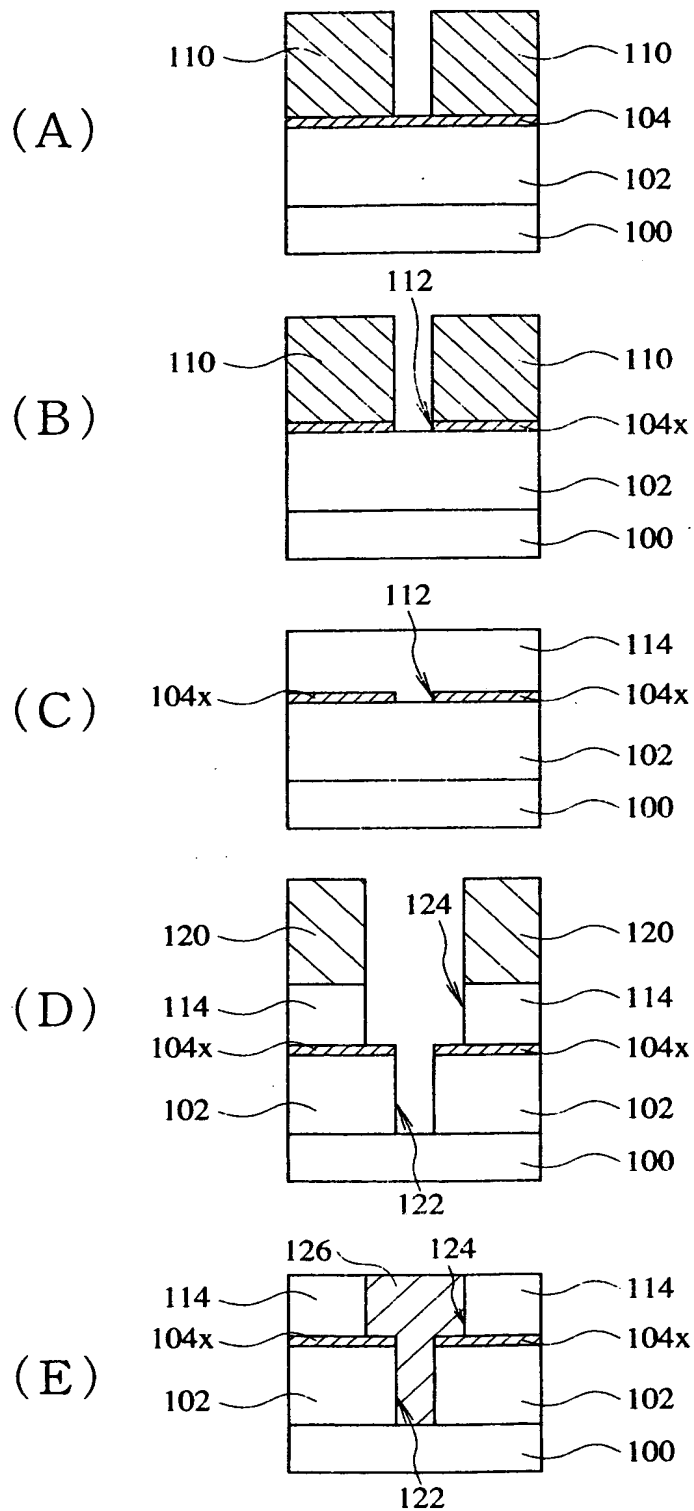
【図 1 6】



10a：上面
 91：コンタクトホール
 94：配線金属(Cu)
 95x：拡散防止膜の残存部分
 96：レジストパターン
 90：下層配線領域
 92：バリアメタル
 95：拡散防止膜

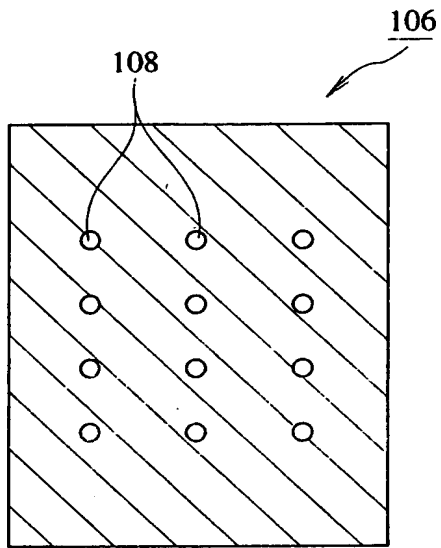
第 8 の実施の形態の半導体装置の製造工程図

【図17】



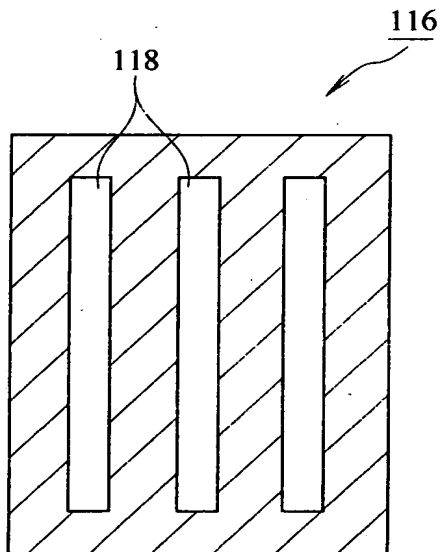
従来の半導体装置の製造工程図

【図 1 8】



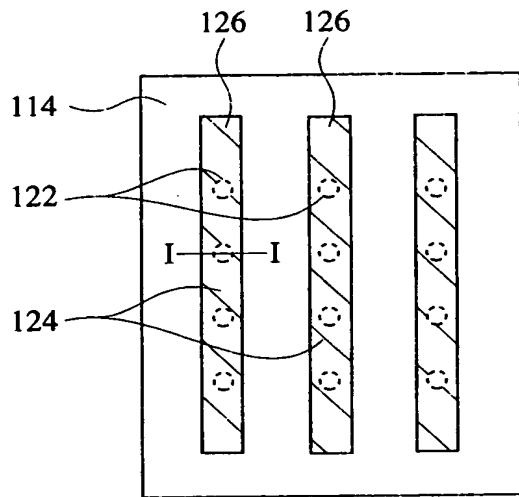
ホール形成用のマスクの平面図

【図 1 9】



配線パターン形成用のマスクの平面図

【図 2 0】



従来の半導体装置の平面図

【書類名】 要約書

【要約】

【課題】 窒化膜の応力を増加させない、もしくは低減させることができ、配線間容量の増加を防ぐことのできる半導体装置。

【解決手段】 下地 1 0 と、この下地上に形成された下層酸化膜 1 2 と、この下層酸化膜上に設けられたホールパターン 1 4 を有する窒化膜パターン 1 6 と、下層酸化膜を貫通するホール 3 0 と、窒化膜パターンを覆うように下層酸化膜上に設けられた上層酸化膜 2 6 と、上層酸化膜に設けられ、かつホールパターンを含む窒化膜パターンの一部が露出する配線溝 2 8 と、ホールおよび配線溝を埋め込む配線金属 3 6 とを具えた半導体装置であって、上記窒化膜パターンは、その外形が配線溝の外側を囲むような形状および大きさに形成されており、かつ隣り合う窒化膜パターンとは離間している。

【選択図】 図 2

特2000-345616

認定・付加情報

特許出願の番号	特願2000-345616
受付番号	50001463522
書類名	特許願
担当官	第五担当上席 0094
作成日	平成12年11月16日

<認定情報・付加情報>

【提出日】 平成12年11月13日

次頁無

出 願 人 履 歴 情 報

識別番号 [000000295]

1. 変更年月日	1990年 8月22日
[変更理由]	新規登録
住 所	東京都港区虎ノ門1丁目7番12号
氏 名	沖電気工業株式会社